

TechModeler

Device Modeling for New Technologies

SILVACO

오늘날 유기 트랜지스터, OLED, 태양 전지 또는 기타 신규 소자를 개발하는 엔지니어들은 새로운 도전에 직면해 있습니다. 실리콘 기반 기술에서 엔지니어는 트랜지스터의 동작에 맞추기 위해 기존의 표준 SPICE 컴팩트 모델을 사용합니다. 하지만, 이와 달리 새로운 소자의 동작에 맞는 물리적인 모델은 존재하지 않습니다. 물리적인 모델을 개발하는 일은 매우 복잡하고 시간이 많이 소요됩니다. TechModeler는 혁신적인 컴팩트 모델링 접근 방식을 통해 이 문제를 해결합니다. TechModeler 모델링 솔루션은 독자적인 컴팩트 모델링 기술을 이용하여, 물리적인 모델의 부족을 보완합니다.

특징

- 완전 자동화된 모델 생성
- 준 물리적 모델링
- 배치 모드 사용 가능
- 고객 데이터를 탐색하기 위한 입력 샘플링
- 점진적으로 최적화된 데이터베이스 및 모델링
- 회로 시뮬레이션을 위해 일반적인 EDA 형식 모델 내보내기 (암호화된 Verilog-A, C 라이브러리)
- 비용 및 출시 시간의 대폭 감소

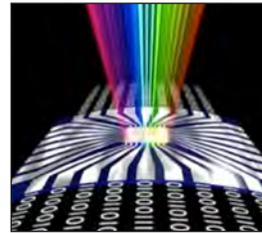
장점

- 혁신적인 특허 기술
- 수분 내에 측정값으로부터 모델링
- 독자적인 최신 모델 검증
- 강한 결합 변수로 고차원에서 일반화
- 정확한 추론 속성 보존
- 시뮬레이션을 위한 파라미터화 모델
- IP 보존을 위한 암호화 모델
- 전체 데이터 탐색, 모든 영역 포함
- 입출력 파라미터에 대한 제한

보편적인 적용

- 유기 트랜지스터, OLED, 태양 전지, 센서, 메모리...

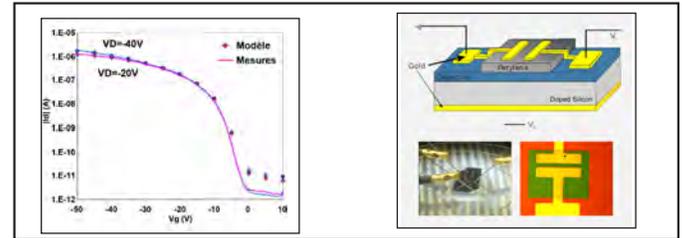
센서



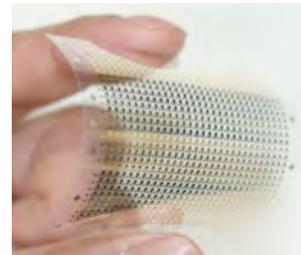
태양 전지



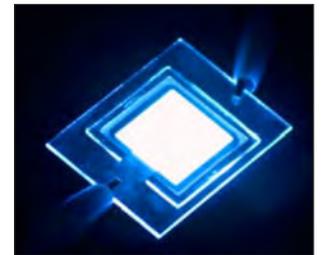
트랜지스터



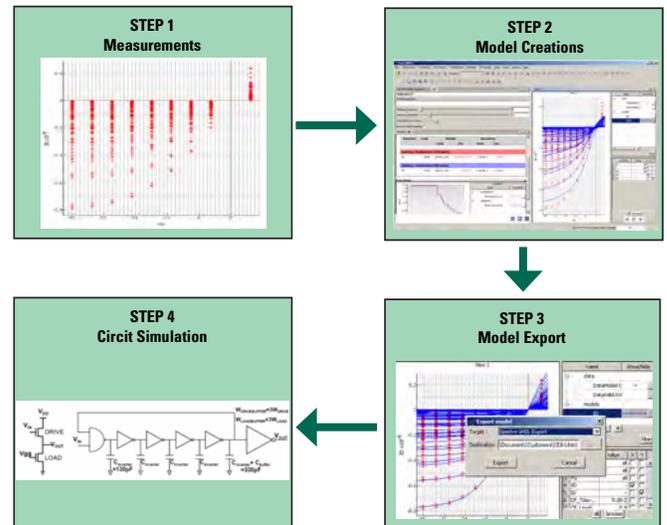
메모리



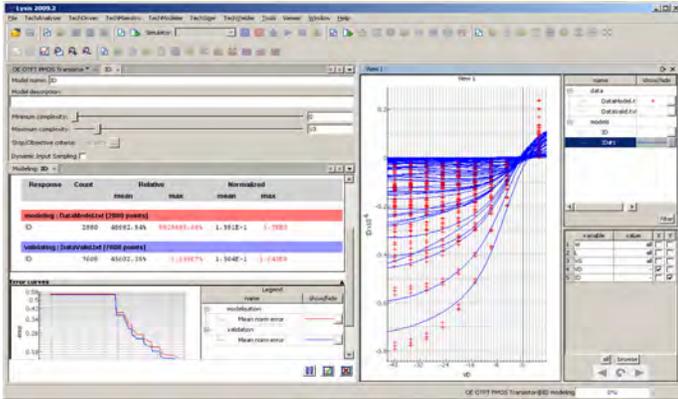
OLED



TechModeler 모델링 플로우



일반적인 적용 - OTFT 모델링



트랜지스터 프로토타입에 대한 측정값으로부터 트랜지스터 모델 생성

모델 파라미터

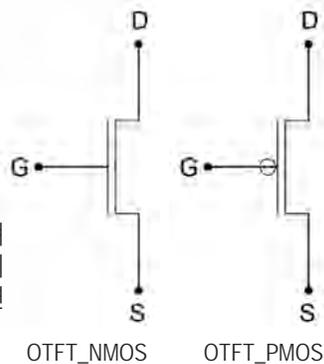
이름	정의	최소값	최대값
W	Channel width	500 μm	12000 μm
L	Channel length	10 μm	100 μm
Nf	Number of fingers	1	10
VDS	Drain Source voltage	-50	50
VGS	Gate Source voltage	-50	50

모델 정확도가 99% 이상입니다 (모델과 데이터의 차이가 1% 미만).

모델이 생성되면, spice 시뮬레이터, SmartSpice, Eldo, Spectre 또는 HSPICE로 전달됩니다. 이는 암호화된 Verilog-A 및 C 라이브러리 파일로 제공됩니다.

트랜지스터는 3개의 연결포트가 있는 서브 회로로 표시됩니다.

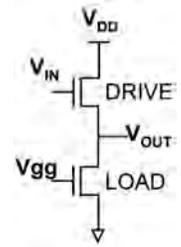
- D: Transistor drain
- G: Transistor gate
- S: Transistor source



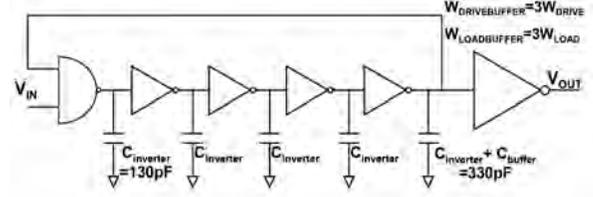
이러한 트랜지스터를 사용하면 해당 트랜지스터를 회로의 나머지 부분에 연결하기만 하면 됩니다:

X1 VDD VGG VSS OTFT_PMOS W=800U L=50U NF=2

이러한 트랜지스터 모델을 다양한 회로 시뮬레이션에서 사용하여, 프로토타입에서 수행한 측정값과 비교하였습니다:

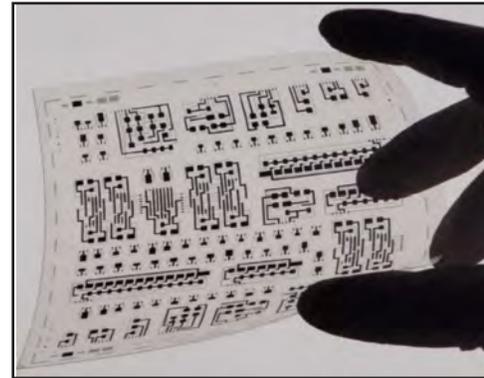


P-형 인버터

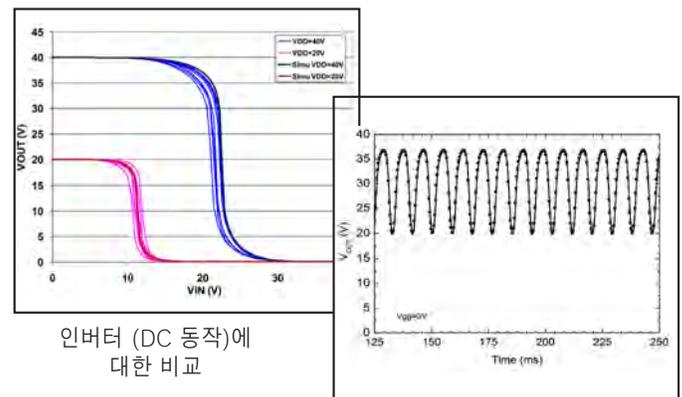


P-형 링 오실레이터

회로의 프로토타입을 제작하고 측정하였습니다:



측정값과 시뮬레이션의 비교는 양호한 호환 관계를 나타냅니다:



인버터 (DC 동작)에 대한 비교

오실레이터 (과도 동작)에 대한 비교

SILVACO

(주) 실바코 코리아
서울특별시 강동구 구천면로 140 (천호동) 스타시티빌딩 5층
Tel: 02)447-5421 E-mail: krsales@silvaco.com



Rev 042820_02

WWW.SILVACO.COM