

실바코의 SiCure 전력 및 신뢰성 솔루션은 블록 레벨부터 전체 칩 레벨까지 반도체 설계에 대해 IR, EM, 열 분석을 정확하고 효율적으로 수행하기 위해 개발되었습니다. 완전히 통합된 실바코의 SmartSpice 시뮬레이터는 실행시간의 지연 없이 물리적 측정 수준으로 정확성을 제공하면서, 대규모 설계를 처리할 수 있는 기능도 제공합니다. 아날로그 블록, 고속 IO, 커스텀 디지털 블록, 메모리 및 표준 셀과 같은 트랜지스터 레벨 설계에서 IR-drop, EM은 EDA 산업의 물리적 검증에 대한 어려운 과제였습니다. SiCure는 이러한 문제점을 극복하고 FinFET 기술을 포함한 모든 공정 노드에서, 싱글 블록부터 전체 칩까지의 다양한 설계에 대해 IR-Drop, EM, 열 효과를 보다 정확하게 모델링합니다.

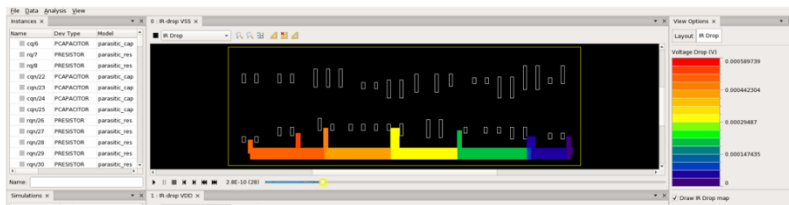
전력 무결성 분석은 일반적으로 설계 주기의 후반에 수행되기 때문에, 일정상의 여유가 없으므로 설계에서 사용할 수 있는 선택의 범위가 제한됩니다. SiCure는 설계를 조기에 분석할 수 있으므로, 설계를 자유롭게 할 수 있으며 공정 후반에서 발생하는 문제를 상당히 줄일 수 있습니다.

실바코의 솔루션은 업계의 표준 설계 파일 형식을 활용하므로, 신속한 처리 및 "가상" 분석 기능을 통해 사용자 친화적인 환경에서 플랫폼을 빠르게 학습할 수 있습니다.

SiCure는 디지털, 아날로그, 혼합 신호 IC 설계의 초기 단계부터 최종 사인 오프 분석까지 진정한 전원 무결성 솔루션을 제공하기 위해 고안되었습니다.

SiCure Power

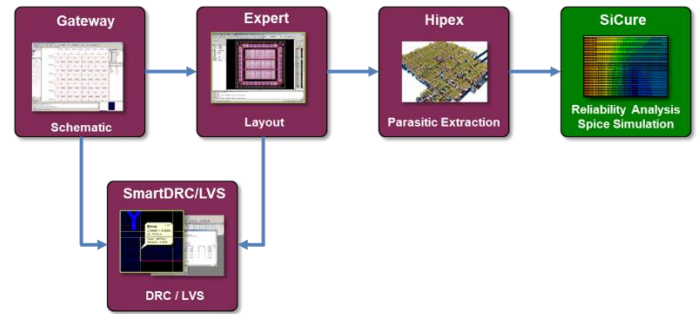
SiCure Power는 트랜지스터 레벨 및 게이트 레벨 설계를 위한 정확한 전력 분석 플랫폼의 일부입니다. 고비용의 공정 기술로 구축되어 더 빠르고, 더 작고, 저렴한 IC는 오류 발생의 여지가 거의 없으며, 다시 제작하는 데 많은 비용이 필요합니다. 실바코 솔루션을 통해 아날로그 및 디지털 디자인을 모두 정확하게 완료할 수 있습니다. 설계자는 완전하고 포괄적인 검증 (사인오프)을 제공하지 않는 과거의 분석 및 사인오프 툴에 더 이상의 존할 필요가 없습니다. 설계자는 전력과 2D/3D 열 프로파일 간의 상호 의존성, 동적 열 프로파일이 소자의 동작에 실시간으로 미치는 영향과 패키지, 보드 및 주변 요소가 실제적 전기 열 설계 시뮬레이션에 미치는 영향 등, 설계 전반의 다양한 효과를 이해하고 분석해야 합니다.



실바코의 SiCure 툴셋트는 정확하고 신속하게 검증 단계를 구축하려는 요청에 부합하는 솔루션을 제공합니다. SiCure는 병렬 처리 및 고급 알고리즘의 이점을 활용하여, 실험실의 측정값과 일치하는 빠르고 정확한 결과를 제공합니다.

SPICE 수준의 정확도를 유지하면서 대규모 SoC 설계에 대응하려면 정보 처리 방식의 근본적인 변화가 필요합니다. 실바코의 솔루션은 소자, 셀, IP, 블록 및 전체 칩 레벨에서 전력 분석을 지원합니다. 계층 구조 설계에서 SiCure 매크로 모델링 모듈을 통해 계층 구조 전체의 전압 및 온도 변화를 고려하여, 단 한번의 상향식 실행으로 전체 칩 레벨을 분석할 수 있습니다.

Silvaco Analog Mixed Signal Design Flow

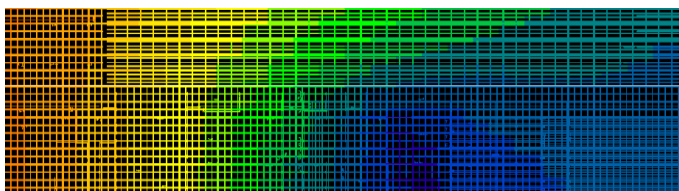


SiCure EM, IR

첨단 기술 노드와 설계 크기의 확대에 의해, EM 및 IR 문제에 대한 신뢰성 있는 분석이 점점 더 어려워지고 있습니다. 확장성이 부족한 기존 툴과 달리, 실바코의 SiCure EM/IR은 현대 IC 개발에 요구되는 복잡도와 feature 크기의 감소에 맞게 변화합니다.

실바코는 간단하고 명확한 솔루션을 제공합니다. 통합된 SmartSpice 엔진과 빠르고 이해할 수 있는 설정을 통해, 전원망과 신호망에 대한 여러 제약 조건 (일시적 및 정적)을 한 번에 빠르게 분석할 수 있습니다. 아날로그 블록과 디지털 블록을 정확하게 분석하므로, 여러 툴을 사용하여 각각의 결과를 확인할 필요가 없습니다.

SiCure EM/IR은 최상위 커넥터에서 각 트랜지스터까지 전원망을 완벽하게 파악할 수 있습니다. 계층적 블록 모델링에 대한 고유한 접근 방식은 실행시간과 메모리를 줄이고 플랫폼 실행의 정확도를 유지합니다.



빠르게 진행되는 EM 규칙에 대한 올바른 지원은 가장 큰 과제 중 하나이며, 신뢰성 규칙은 팹마다 상이합니다. 그러나, SiCure EM/IR 사용자는 이러한 문제로부터 자유롭습니다. 유연한 프로그래밍 구현과 팹 규칙에 대한 직접적인 지원을 통해, 사용자는 새로운 규칙을 도입하는 즉시 지원을 받을 수 있습니다.

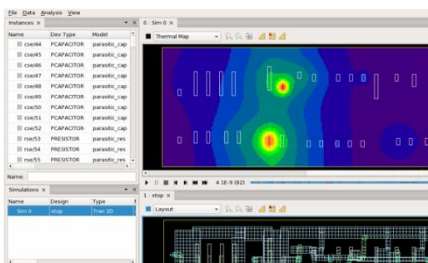
당면한 문제 중 하나는 다이 영역에 1000개 이상의 전원 핀이 있는 패키지 모델을 올바르게 지원하는 것입니다. 패키지 전원을 여러 개의 RLC 애노테이션 가상 핀으로 줄이는 것은 허용되지 않습니다. SiCure EM/IR은 다이의 모든 전원 커넥터에 대해 RLCK 애노테이션을 지원하여, 과도 분석을 위한 최고의 정확성을 제공합니다.

SiCure Thermal

SiCure Thermal은 현재 업계에서 가장 큰 규모의 가장 정확한 열 사인오프 분석을 제공합니다. 실바코는 몇 개의 트랜지스터에서 전체 칩까지 확장 가능한 분석 프로세스에 대해 고유한 접근 방식으로 잘못된 상관 관계 문제를 해결합니다. 상이한 분석 엔진을 연동하여, 전력, 소자 파라미터, 유효 공급 전압 및 온도에 대한 상호 의존성을 고려합니다. 다른 툴과 달리, 칩 전체의 연속 온도 공간에서 모든 유형의 분석을 수행합니다. 분석을 위해 미리 정의한 온도 코너는 없습니다.

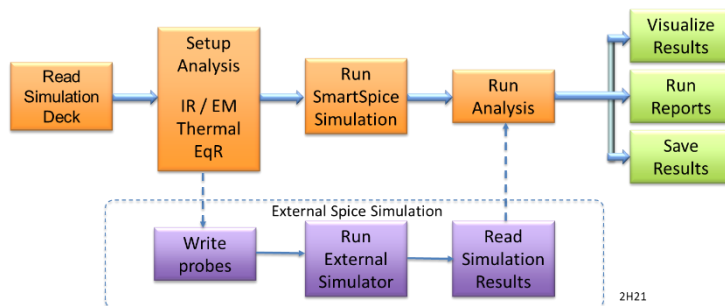
SiCure Thermal은 설계에 사용하는 모든 물질에 대해 개별적으로 정의할 수 있는 열 경계 조건, 환경 온도 및 다양한 열 특성을 사용하여 열 분석을 시작합니다. 빠른 수렴 반복을 통해 분석을 계속하여 설계에 포함된 모든 소자와 라우팅 객체에 대해 고유한 온도 번호를 제공합니다. 즉, 온도에 대한 연속적인 2D/3D 분석 공간을 의미합니다.

SiCure Thermal이 있으면 여러 업체의 분석 툴을 사용할 필요가 없습니다. 고객의 실험실에서 검증을 거쳤으며, 타사의 툴보다 우수한 성능을 입증하였습니다.



적용

레이아웃 엔지니어에 필요한 초기 설계 단계의 전력 무결성 분석 솔루션입니다. 설계자는 사인 오프 단계에 앞서 전력, EM/IR 및 열 상태를 예측할 수 있습니다. 전원망의 저항 파라미터, 특정 지점간 저항, 예측 전류 밀도를 검사합니다. 또한 누락된 비아, 격리된 금속 형상, 일관성 없는 레이블 지정, 우회 경로 지정과 같이 일반적인 LVS 검사에서 발견할 수 없는 문제를 찾아 해결하는 데에 도움이 됩니다.



SiCure - 트랜지스터 레벨

트랜지스터 레벨 솔루션은 전력, 열 및 EM/IR 검사를 동시에 수행하는 아날로그 설계를 위한 유일한 사인 오프 툴입니다.

트랜지스터 레벨 설계에 필요한 입력 데이터:

- 넷리스트 - DSPF
- 기술 - ITF 또는 iRCX

SiCure - 게이트 레벨

블록에서 전체 칩 레벨 설계까지 전력, 열, EM/IR을 동시에 분석하여, 전체 칩 분석 및 사인오프를 수행합니다.

게이트 레벨 설계에 필요한 입력 데이터:

- 설계 데이터 - LEF, DEF 또는 Verilog
- 모델 - Liberty
- 타이밍 - SDC
- 기술 - ITF 또는 iRCX
- 액티비티 - FSDB, VPD, SAIF, VCD
- 기생 성분 파일 - SPEF

SILVACO

(주) 실바코 코리아
서울특별시 강동구 구천면로 140 (천호동)
스타시티빌딩 5층



Rev 07292021_03

CALIFORNIA
MASSACHUSETTS
TEXAS
EUROPE
FRANCE

sales@silvaco.com
masales@silvaco.com
txsales@silvaco.com
eusales@silvaco.com
eusales@silvaco.com

JAPAN
KOREA
TAIWAN
SINGAPORE
CHINA

jpsales@silvaco.com
krsales@silvaco.com
twsales@silvaco.com
sgsales@silvaco.com
cnsales@silvaco.com

WWW.SILVACO.COM