

Hipex RC: RC 넷리스트를 축소하기 위한 7가지 기법

소개

Hipex RC는 계층식 레이아웃에서 기생 캐패시턴스 및 저항을 추출하는 전체 칩 계층식 추출 소프트웨어입니다. 기생 RC 넷리스트는 때때로 너무 커서 포스트 레이아웃 시뮬레이션을 실행할 수 없습니다. Hipex RC는 대규모 RC 넷리스트를 축소하기 위한 여러 가지 방법을 제공하며, 본 애플리케이션 노트에서 7가지 기법을 소개합니다.

1. 직렬 저항 병합

"Layout Parameter Extraction Setup" 창에서 "Parasitic Extraction"을 선택하고, "Resistance Extraction"의 "Serial merge threshold (Ohm)" 값을 입력합니다 (그림 1). 지정된 값보다 낮은 저항은 옆에 있는 가장 큰 저항과 병합됩니다 (그림 2).

이는 모서리가 많은 인터넥트에서 발생하는 작은 저항을 많이 제거하는 데 효과적입니다.

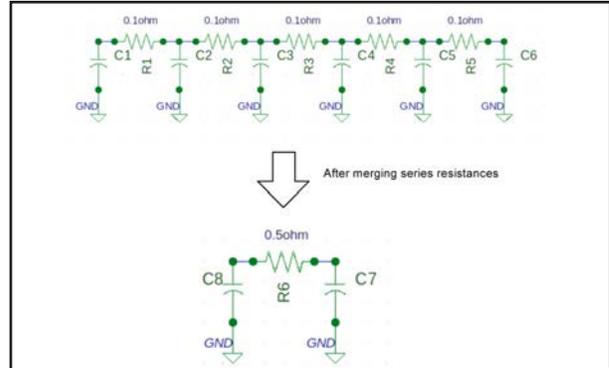


그림 2. 1옴으로 저항을 병합

2. 커플링 캐패시턴스를 접지 캐패시턴스로 병합

"Layout Parameter Extraction Setup" 창에서 "Netlisting"을 선택하고, "Parasitic capacitor netlist"의 "Coupling threshold" 값을 입력합니다 (그림 3).

Hipex RC는 이 값보다 낮은 커플링 캐패시턴스는 보여주지 않습니다. 대신, 두 커플링의 접지 캐패시턴스에 기여합니다(그림 4).

이는 작은 커플링 캐패시턴스를 무시할 경우에 효과적입니다.

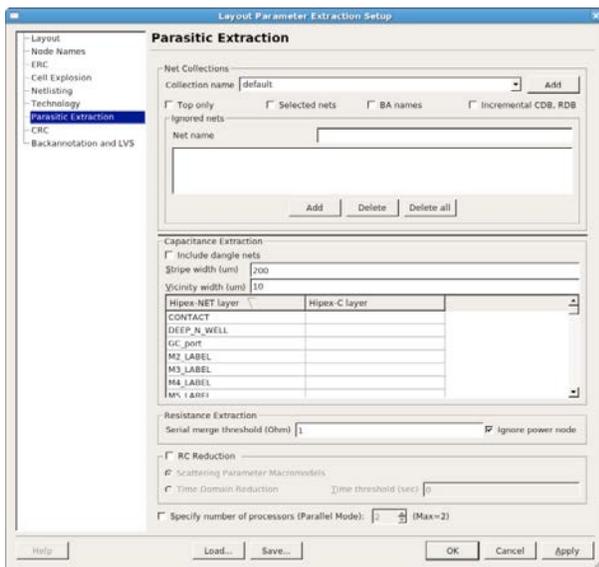


그림 1. 직렬 병합 기준값 설정

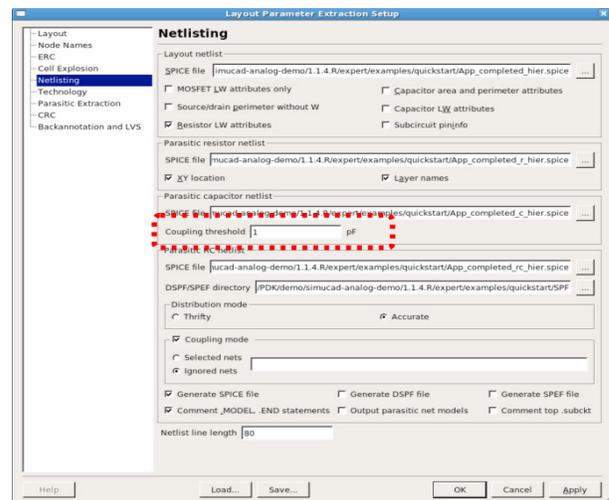


그림 3. 커플링 기준값 설정

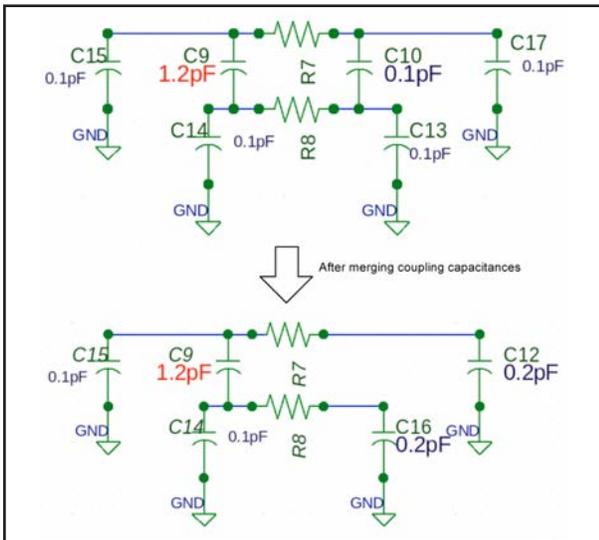


그림 4. 1pF으로 캐패시턴스를 병합

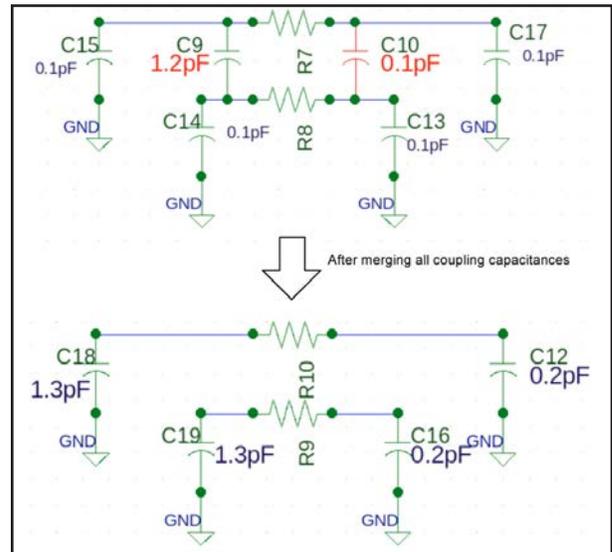


그림 6. 커플링 캐패시턴스의 비활성화

3. 커플링 캐패시턴스 모드의 비활성화

"Layout Parameter Extraction Setup" 창에서 "Netlisting"을 선택하고, "Parasitic RC netlist"의 "Coupling mode" 를 비활성화합니다 (그림 5).

Hipex RC는 모든 커플링 캐패시턴스를 보이지는 않습니다. 대신, 접지 캐패시턴스에 기여합니다.

이는 모든 커플링 캐패시턴스 효과를 무시할 경우에 효과적입니다.

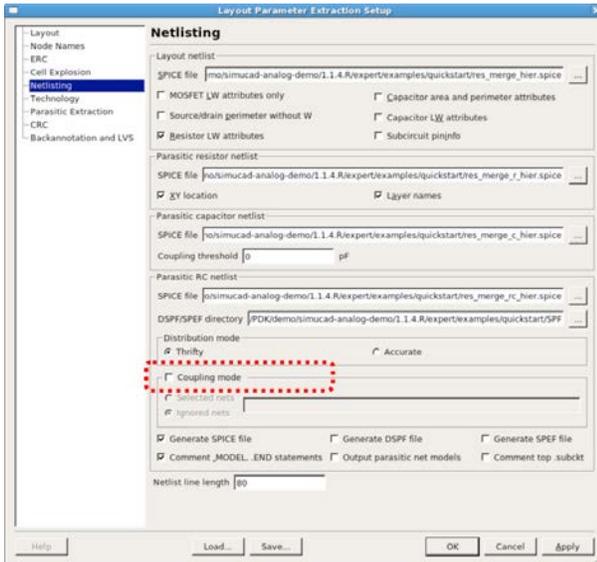


그림 5. 커플링 모드의 비활성화

4. 셀 및 넷의 선택

Hipex RC는 선택한 셀과 넷만 추출할 수 있습니다. 이 방법은 애플리케이션 노트 "포스트 레이아웃 회로 시물레이션을 위한 Guardian LPE의 선택적 RC 추출 기법"을 참조하십시오.

회로에 중요한 셀과 넷을 미리 파악하고 있으면 효과적입니다.

5. 절약 모드

"Layout Parameter Extraction Setup" 창에서 "Netlisting"을 선택하고, "Distribution mode"의 "Thrifty"를 선택합니다 (그림 7).

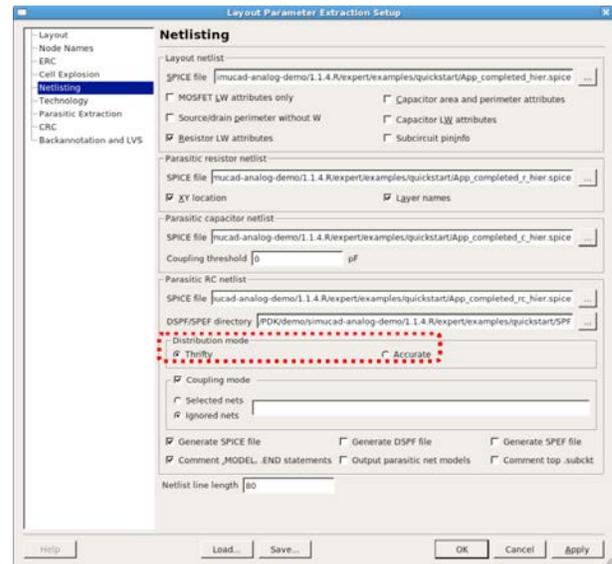


그림 7. 절약 모드의 선택

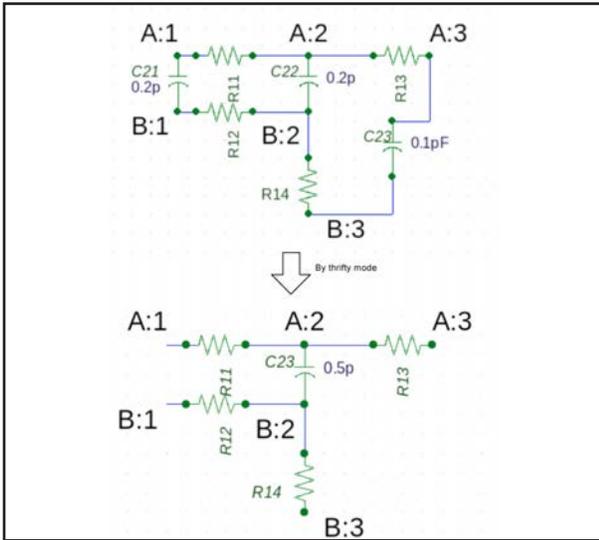


그림 8. 절약 모드의 효과

절약 모드에서, Hipex RC는 일단의 노드에서 하나의 캐패시턴스만 추출합니다. 그림 8에서, "A" 노드와 "B" 노드 사이에 세 개의 캐패시턴스가 있지만, 절약 모드에 의해 하나의 캐패시턴스로 축소됩니다.

이는 인터넥트에 정확한 상대적 위치가 필요하지 않은 경우에 효과적입니다.

6. RC 감축 기능 내장

"Layout Parameter Extraction Setup" 창에서 "Parasitic Extraction"을 선택하고, "RC Reduction"을 활성화합니다 (그림 9). Hipex RC는 RC 감축을 위해 두 가지 방법을 사용합니다. 첫 번째 방법은 산란 파라미터 매크로 모델링 방법을 기초로 합니다. 두 번째는 시간 상수 단축 방법에 기초합니다.

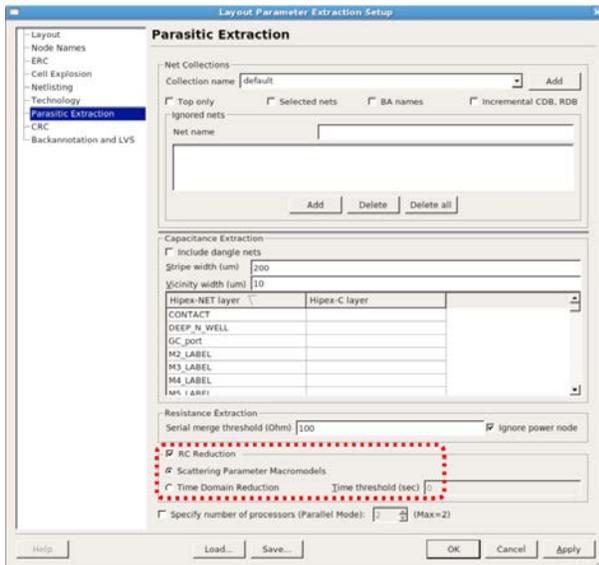


그림 9. RC 감축 설정

두 방법은 인접 노드에 이 값을 분산하여 RC가 작은 기생 넷에서 노드를 제거합니다.

자세한 내용은 Hipex 사용자 매뉴얼에서 4.5 "RC Reduction in HipexNetlister"를 참조하십시오.

7. ClarityRLC를 이용하여 RC 감축

"Layout Parameter Extraction Setup" 창에서 "CRC"을 선택하고, 옵션을 설정합니다 (그림 10).

Hipex RC 실행 후에 Expert의 메뉴에서 ClarityRLC를 실행합니다. ClarityRLC는 강력한 감축 툴로서, RLC 넷리스트를 축소하기 위한 몇 가지 옵션이 있습니다.

자세한 내용은 ClarityRLC 사용자 매뉴얼을 참조하십시오.

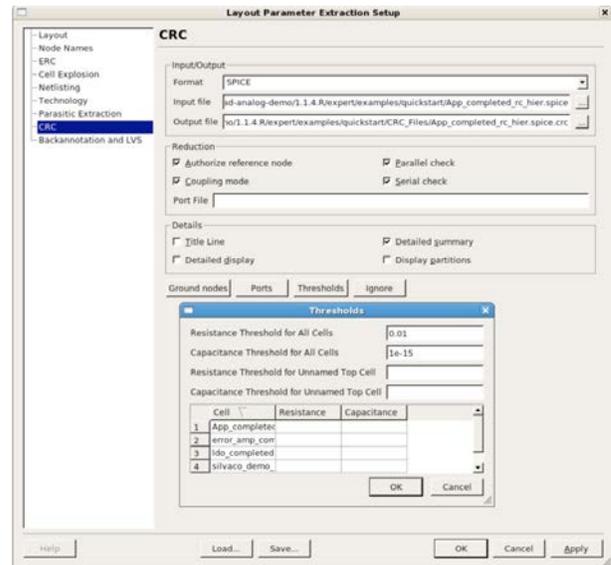


그림 10. ClarityRLC 설정

결론

Hipex RC는 RC 넷리스트를 줄일 수 있는 옵션이 있습니다. 사용자는 대상 회로에 따라 어떤 조합이 가장 적합한지 선택할 수 있습니다. ClarityRLC는 기생 추출 넷리스트에서 선형 기생 RLC 요소를 효율적으로 정확하게 줄일 수 있습니다. 기생 캐패시턴스 및 저항을 줄일 수 있으므로, 포스트 레이아웃 시뮬레이션을 빠르게 실행할 수 있습니다.