

# バッチモードでの レイアウト検証

## 1. はじめに

シルバコのカスタム IC CAD ツールでは、レイアウト・デザインの検証を GUI (Graphical User Interface) モードまたはバッチ・モードで実行することができます。

このアプリケーション・ノートでは、Expert version 4.2107.0.R 以降を使用した場合に、以下のレイアウト検証をバッチ・モードで実行する方法を紹介します。

- DRC (Design Rule Check)
- LVS (Layout Versus Schematic)
- NVN (Netlist Versus Netlist)
- XOR
- 塗りつぶしレイヤーの生成

タスクに関係なく、各実行の詳細は実行構成ファイル(RCF)で指定され、そのファイル名が最初の必須コマンドライン引数として実行ファイル(smardrcまたはsmartnvn)に渡されます。

## 2. DRCルールファイルの実行(SmartDRCの実行)

バッチモードでDRCルールを実行するには、smardrc コマンドを使用します。

DRCの実行内容を指定するパラメータは、以下のように入力されます：

```
>smardrc <run configuration file name>
<options>
```

入力レイアウトファイル、DRCルールファイル、トップセル名、DRC実行オプションは、実行設定ファイルのパラメータとして指定されます。実行結果は作業ディレクトリに保存されます。DRC実行サマリーはプレーンテキストで、出力DRCデータベースはRCFで指定された名前とフォーマットで保存されます。SmartDRC/LVSの実行ログは、コンソールと<RunName>.logファイルに書き込まれます。

使用可能なコマンドラインオプションの一覧はSmartDRC/LVSユーザズマニュアル「2.1 Invocation」、各パラメータの詳細は「2.3 DRC Run Configuration File」を参照してください。

### 実行例 2-1:

```
>smardrc sample_drc.rcf
```

### 実行例 2-2:

```
>smardrc sample_drc.rcf > my.log
```

例2-2は、コンソール出力をログファイルに保存します。

SmartDRC実行後、RCFの指定パラメータにエラーがあった場合、WindowsのコマンドプロンプトまたはLinuxのターミナルにエラーメッセージが表示されます。

```
>smardrc sample_drc.rcf
>ERROR: Top cell is not defined
```

検出されたDRCエラーはDRCエラーデータベース (GD-SIIファイル、例ではoutfile.gds) に出力され、ExpertでDRCエラーデータベースを読み込んだ後にレイアウトに表示されます。

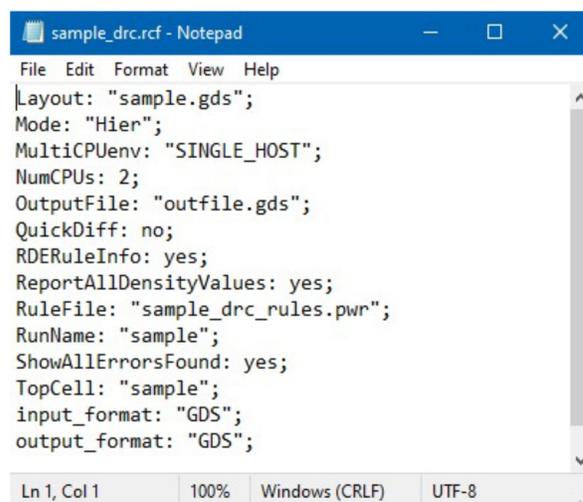


図1. sample\_drc.rcfの内容

NumCPUsパラメータは、Smart DRCに2つのCPUコアを使用することに注意してください。シングルCPUモードでアプリを実行する場合は、この値を1に設定するか、行を削除してください。999までの数値を設定すると、SmartDRCはハードウェア構成で利用可能な最大数のライセンスCPUを使用ようになります。コマンドラインオプションの「-cpu」でコア数を指定することも可能です (RCFのNumCPUsの値より優先されます)。

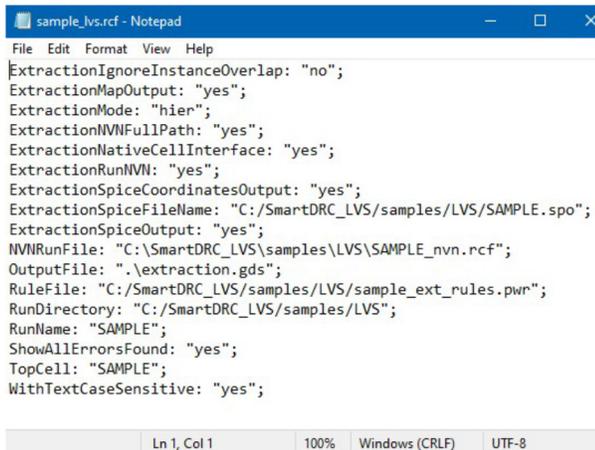
Expertなどのレイアウト・エディタ・ツールで違反をインタラクティブに表示するには、RDE RuleInfoパラメータも有効にする必要があります。

### 3. デバイスとネットの抽出(SmartLVSの実行)

バッチモードでLVSを実行する場合も、同じsmartdrcコマンドを使用します。

SmartLVSの実行:

```
>smartdrc <LVS run configuration file name>
<options>
```



```
sample_lvs.rcf - Notepad
File Edit Format View Help
ExtractionIgnoreInstanceOverlap: "no";
ExtractionMapOutput: "yes";
ExtractionMode: "hier";
ExtractionNVNFullPath: "yes";
ExtractionNativeCellInterface: "yes";
ExtractionRunNVN: "yes";
ExtractionSpiceCoordinatesOutput: "yes";
ExtractionSpiceFileName: "C:/SmartDRC_LVS/samples/LVS/SAMPLE.spo";
ExtractionSpiceOutput: "yes";
NVNRunFile: "C:/SmartDRC_LVS/samples/LVS/SAMPLE_nvn.rcf";
OutputFile: ".\extraction.gds";
RuleFile: "C:/SmartDRC_LVS/samples/LVS/sample_ext_rules.pwr";
RunDirectory: "C:/SmartDRC_LVS/samples/LVS";
RunName: "SAMPLE";
ShowAllErrorsFound: "yes";
TopCell: "SAMPLE";
WithTextCaseSensitive: "yes";

Ln 1, Col 1    100%    Windows (CRLF)    UTF-8
```

図2. sample\_lvs.rcfの内容

LVS (ExtractionとNVN) の実行には、以下の入力ファイルが必要です。:

- LVS実行設定ファイル (RCF)
- NVN実行設定ファイル
- 抽出ルールデッキ
- バイナリ形式で検証される入力レイアウトデータベース (GDSII, OASIS, Open Access)
- 回路図ネットリスト (CDL, SPICE, VERILOG)

階層的抽出には回路図ネットリストが必要なため、NVN RCF (セクション4参照) が常に存在し、Schematicパラメータを含んでいる必要があります。

抽出により作成された出力ファイル:

- 抽出されたレイアウト ネットリスト、デフォルトでは SPICE フォーマット: <TopCell>.spo
- テキスト形式のLVSサマリー・ファイル: <TopCell>\_summary.log
- LVS出力データベースのバイナリ形式: (GDSII, OASIS, Open Access)
- ご要望に応じた各種テキストレポート作成

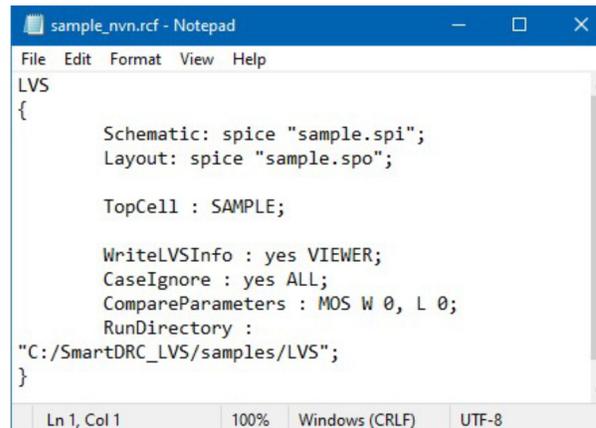
詳細はSmartDRC/LVSユーザーズマニュアルの「9.1 フローの説明」を参照してください。

### 4. ネットリスト比較 (SmartNVN実行時)

smartnvnコマンドは、バッチモードでネットリストを比較するために使用されます。

SmartNVNの実行:

```
>smartnvn <NVN run configuration file name>
<options>
```



```
sample_nvn.rcf - Notepad
File Edit Format View Help
LVS
{
    Schematic: spice "sample.spi";
    Layout: spice "sample.spo";

    TopCell : SAMPLE;

    WriteLVSInfo : yes VIEWER;
    CaseIgnore : yes ALL;
    CompareParameters : MOS W 0, L 0;
    RunDirectory :
"C:/SmartDRC_LVS/samples/LVS";
}

Ln 1, Col 1    100%    Windows (CRLF)    UTF-8
```

図3. sample\_nvn.rcfの内容

NVN RCFではLVS {}ブロックの使用が義務付けられていることに注意してください。

NVNの実行には、以下の入力ファイルが必要です。

- NVN実行設定ファイル (RCF)
- 回路図ネットリスト (CDL, SPICE, VERILOG format)
- 抽出されたレイアウトネットリスト (CDL, SPICE, VERILOG, バイナリフォーマット)

NVNでは、以下の出力ファイルが作成されます。

- 比較したセルのペアのリストを含むテキスト形式のLVS要約ファイル:<TopCell>.lvs.sum
- NVNエラー報告(テキスト形式):<TopCell>.lvs.err
- 必要に応じ、回路図とレイアウトのネットリストの説明と比較結果を含むファイル:\*.nav
- 必要に応じ、NVN Results Viewerのファイルを提供: <TopCell>.nr ファイルおよび<TopCell>\_NVN\_DBフォルダ

詳細はSmartDRC/LVSユーザーズマニュアルの「2.4 NVN Run Configuration File」を参照してください。

### 5. XORの実行

また、smartdrcというコマンドは、バッチモードでXORを実行するために使用されます。

XORの実行:

```
>smartdrc <XOR run configuration file name>
<options>
```

さらに、**LayoutFile2** RCFパラメータで2つ目の入力ファイルを定義し、**Topcell2** RCFパラメータで2つ目のトップセルを定義する必要があります。また、XORモードをオンにするために、RCFに“XOR: yes;”の行を追加する必要があります。

XOR実行オプションの詳細については、SmartDRC/LVSユーザーズマニュアル「7.1 フローの説明」を参照してください。

その結果、広く使われている「exclusive-OR」ブール論理を幾何学的に応用しています。通常のDRC実行と同様に、XOR演算の結果は、異なる形状を含むレイアウトファイル(GDS, OAなど)、1つ以上のログ(マルチCPUモードの場合)およびサマリーファイルです。

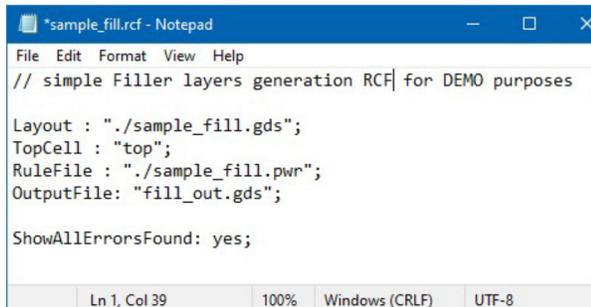
XOR演算には専用のルールファイルが必要ですが、XOR RCFで指定されていない場合、SmartDRCが自動的にファイルを作成します。

## 6. ダミーフィルレイヤーの生成

フィルオペレーションは、SmartDRCを特殊なルールデッキで起動するか、DRCチェックとフィルオペレーションを組み合わせた混合ルールデッキで起動されます。

バッチモードでDRCルールを実行するには、smartdrc コマンドを使用します:

```
>smartdrc <run configuration file name>
<options>
```



```

// simple Filler layers generation RCF for DEMO purposes

Layout : "./sample_fill.gds";
TopCell : "top";
RuleFile : "./sample_fill.pwr";
OutputFile: "fill_out.gds";

ShowAllErrorsFound: yes;

```

図4. sample\_fill.rcfの内容

塗りつぶしルールデッキでSmartDRCを実行すると、塗りつぶしレイヤーを含むoutput.gdsファイルが生成されます。これらのレイヤーは、レイアウトエディタを使用して、別のグループとしていくつかのセルやトップセルに（階層的に）貼り付けることができます。

レイアウトファイルと過去に保存された最大10個の塗りつぶしレイヤーファイルとを結合することができます。そのためには、AllowDuplicateCells RCFキーが「yes」（デフォルト値）に設定されていることを確認し、**Layout** RCFパラメータの値でレイアウトファイル名の直後に塗りつぶしレイヤーファイルをリストする必要があります。(例: 「Yes」):

**Layout:** “./sample1.gds” “./sample2.oas”;

fillコマンドの詳細およびオプションについては、SmartDRC/LVSユーザーズマニュアルの「8.1フローの説明」を参照してください。

## 7. 結論

指定したレイアウトファイル(GDSII、OASISおよびOA)から、バッチモードでレイアウト検証を実行することができます。

バッチモードでレイアウト検証を実行した後、処理完了時にライセンスを解放するため、ライセンスを効率的に使用することが可能です。