

ポスト・レイアウト回路シミュレーションのための Guardian NETによる選択的RC抽出法

はじめに

ジオメトリの微細化とデザインの複雑化により、チップの機能性は向上しましたが、一方で、デバイス・レベルでのモデリングの予測可能性は低下しています。たとえば、トランジスタのビヘイビアを高精度にモデリングするために考慮しなければならないパラメータの数は著しく増加し、長さや幅のような単純なパラメータだけでは不十分になりました。SimucadのGuardian NETは、ナノメートル・スケールの設計に不可欠なパラメータであるソース属性、ドレイン属性、ウェル近接効果、およびSTIストレス効果を抽出します。配線間寄生効果はチップ全体の不良を引き起こす恐れがあります。そのため、十分な歩留まりを確保するためには、配線間寄生効果をポスト・レイアウト・シミュレーション / 解析中に正しく考慮することが必要です。Guardian NETとHIPEX-RCを併用することで、配線間の寄生抵抗および容量（以下、RC素子と呼ぶ）を抽出することができます。

通常、抽出されるRC素子は膨大な数になります。HIPEX-RCのさまざまなリダクション・アルゴリズムを使用するとRC素子数を大きく削減可能ですが、それでも、全RC素子を含むフルチップ・デザインはSPICEシミュレータでシミュレートするには規模が大きすぎることがあります。寄生RC素子数を削減するための実用的な方法として、寄生効果が特に重要な領域を特定した上で、その領域のみからRC素子を抽出する方法があります。領域を注意深く選択することで、SPICEシミュレーションが妥当な時間内に実行できる程度にRC素子数を抑えることができます。本稿は、2つの選択的RC抽出手法を説明します。1つはクリティカル・セル抽出、もう1つはクリティカル・ネット寄生抽出です。

1. 設計およびセットアップの要件

回路のLVS検証後に特定のポストRCシミュレーションを行うためには、いくつかのルールが設計プロセス全体に渡って守られている必要があります。このルールは、回路レイアウト記述（Expertレイアウト・エディタを使用して設計）と回路スキマティック記述（Gatewayスキマティック・エディタを使用して作成）間の一貫性に特に関連するものです。この一貫性が保たれているほど、設計者はLPE抽出によって得られた特定のRC素子をスキマティックに容易に含めることができ、高精度なポストRC回路シミュレーションを実行できます。

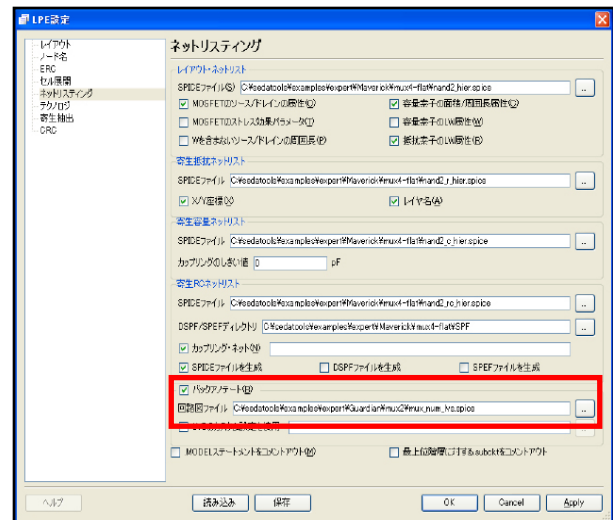


図1. バックアノテート機能の有効化

セルの定義

セルの定義は、回路のスキマティック表示とレイアウト表示間の一貫性において1つ目に重要な設定です。可能な限り、スキマティックとレイアウトの階層構造を対応させることをお勧めします。つまり、スキマティック内の各サブサーキットがレイアウト上のセルに対応するようにします。なお、このルールは「ネットリスト・ドリブン・レイアウト」機能の処理およびLVS検証ステップにも役立ちます。

バック・アノテート機能の有効化

一般的に、レイアウト上のノード名とスキマティック上の対応するノード名は一致していることが望まれます。このルールを守ることが不可能な場合、Guardian NETのバックアノテート機能を使用します。

この機能を使用することにより、Guardian NETによって生成されたネットリストが、スキマティックを記述したネットリストとノード名に関して完全な整合性を持ちます。バックアノテート機能は、Guardian NETの[LPE設定]ダイアログの[ネットリストエクスポート]設定ページでオンにできます（GUI版Expertレイアウト・エディタまたはGuardian NETのメニューバー

から[検証ツール]→[ネットリスト抽出]→[設定])。

図1では、バックアノテート機能をオンにし、スキマティック・ネットリスト "mux_num_lvs.net" への参照を設定しています。このスキマティック・ネットリストのすべてのノード名は、レイアウト抽出ネットリストの対応するノードに自動的に反映されます。

セル・ポートの定義

セル・ポートとは、セルの入力と出力 (I/O) を定義するレイアウト・オブジェクトです。そのため、セル・ポートは、LPE ツールによって生成されたネットリスト上のサブサーキット ("SUBCKT" 項) の I/O に直接影響を及ぼします。ポスト RC シミュレーションを成功させるためのいくつかの鍵を握るセル・ポートの設定では、次の点に注意する必要があります。

- セル・ポートはレイアウト上にラベル (すなわちテキスト・オブジェクト) として定義することを強く推奨します。ポート名はスキマティック上のシンボル I/O と一致します。
- これらのラベルは、いくつかのポートを自動的に生成するように設定されたレイヤを用いて設計する必要があります。この設定を行うには、Guardian NET のメニューバーから [設定] → [テクノロジー情報] → [レイヤ接続設定] を選択し、[レイヤ接続設定] 設定ページを開き、図2(下図)の枠線で囲まれたオプションをオンにします。このように設定することで、レイヤ "Met1_Text" とともに生成されたすべてのラベルがポートを生成します。

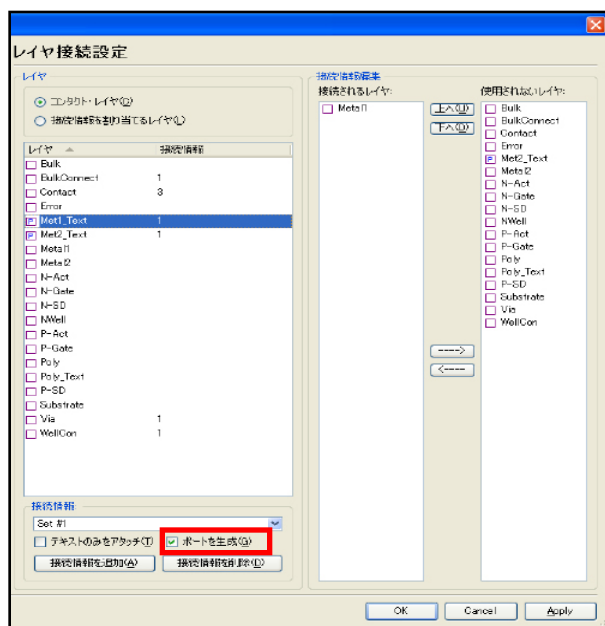


図2: ポート生成の設定

- セル・ポート内で適切な RC 分布を得るため、ネットがデザイン階層内の他のセルと結合する位置にラベルを配置する必要があります。

これらのポートは、セルの物理的および電氣的境界、および抽出されたネットリスト内でこのセルを表すサブサーキットの物理的および電氣的境界を表します。

グローバル・ノード

グローバル・ノードは、レイアウトから抽出されたネットリストとスキマティック記述の間に通常存在している大きな相違点です。ほとんどの場合、スキマティックは、階層全体に渡って多くの間接ノード接続を含みます。一方、レイアウトはスキマティックと違い、物理的接続のみを必要とします。

グローバル・ノードは、Guardian NET によってレイアウトから抽出されたネットリストにおいてはサブサーキットとなりますが、スキマティック記述においてはサブサーキットになりません。これらのノードは、抽出されたセルのネットリストのポート・リストからユーザが削除するしかありません。これらのノードにおいて検出された寄生素子は、ポスト RC シミュレーション中に考慮されます。

II. 選択的 RC 抽出の手法

「はじめに」で述べたように、RC 素子に対して敏感なレイアウト上の領域を知っていることは役に立ちます。この知識を活用して、2 種類の選択的寄生抽出の手法が使用できます。

「セルによる」選択的寄生抽出

ユーザが、クリティカルな RC 素子を含むレイアウトのセルを特定できる場合、Guardian NET の HIPEX-RC エンジンを使用して対応するセルのみを (ユーザの選択に応じて) 抽出することができます。

注記: 各クリティカル・セルをトップ・セルとして抽出することは非常に重要です。そうすることで、セルのすべての寄生 RC 素子がネットリストに含まれます。この結果を得るには、[LPE 設定] ダイアログの [レイアウト] 設定ページにおいて、希望する各セルをトップ・セルとして選択してから、各セルについて寄生抽出を開始します。

寄生 RC 抽出を開始するには、Expert レイアウト・エディタまたは Guardian NET のメニューバーで、[検証ツール] → [ネットリスト抽出] → [Hipex-RC] → [実行] を選択します。

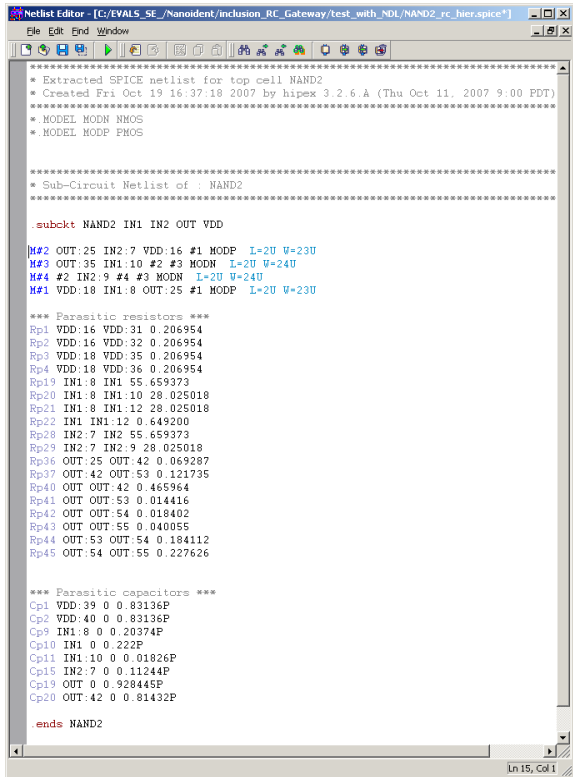


図3. Guardian NETによって取得されたセルのネットリスト (RC素子を含む)

すべての設計要件が満たされている場合、これらのファイルを Gateway スケマティック・ネットリストに含めることができます。そのネットリストには、シミュレーションのインプット・デッキ (スティミュラス、解析、およびモデル・カード) およびその他の回路記述が含まれます。したがって、SmartSpice によるポスト RC シミュレーションにそのまま使用可能なネットリストが完成します。

注記:

- ・スケマティック・ネットリストのサブサーキット・コールと Guardian NET ネットリストのサブサーキット間でピン順序の一貫性を考慮することは重要です。
- ・ネットリストをそのまま使用するために便利な設定が [MODEL ステートメントをコメントアウト] オプションです。これは [LPE 設定] ダイアログの [ネットリストニング] 設定ページでオンにすることができます。

「セルによる」 選択的 RC 抽出手法は、設計者がレイアウトのさまざまな領域に関してポスト RC シミュレーションを実行する必要がある場合に役立ちます。

「ネット・コレクションによる」 選択的寄生抽出

レイアウトのいくつかのクリティカル・ネットが既知の場合、Guardian NET がこのために用意している機能を直接使用して、特定のネットに付随する RC 素子のみを抽出することが可能です。このオプションは、[LPE 設定] ダイアログの [寄生抽出] 設定ページでオンにすることができます。

ユーザは、抽出するネットのリスト、または寄生ネットリスト抽出中に無視するネットのリストを指定できます。

たとえば、図 4 の [LPE 設定] ダイアログでは、"nets_to_extract" という名前のネット・コレクションが定義されています。このコレクションには、"IN" ネット、"OUT" ネット、および "CLK" ネットが含まれています。[選択するネット] チェックボックスがオンになっているということは、これらの 3 つのネットのみが寄生抽出に考慮されることを意味します。

この「ネット・コレクションによる」 選択的 RC 抽出は、必ずしも上記の設計要件がすべて満たされていなくても使用できます。よって、先に述べた「セルによる」 選択的抽出手法の代替手段として好都合です。選択的ネット抽出を行うことで、フル RC 抽出と比較して実行時間の短縮、メモリ消費量の削減が可能です。ただし、選択されたネットの数がデザイン内の総ネット数より著しく少ない場合に限りです。

まとめ

HIPEX-RCとGuardian NETを使用すると、ナノメートル効果および寄生RC素子を高精度かつ効率的に捕捉し、高精度なポスト・レイアウトSPICEシミュレーションを実現することができます。本稿で説明した2つの選択的RC抽出手法を使用することで、敏感な回路とネットに対して高精度なモデリング・パラメータ抽出および配線寄生素子抽出を行うとともに、完全なSPICEシミュレーションも行えるため、ポスト・レイアウト検証結果の信頼性を大きく向上できます。

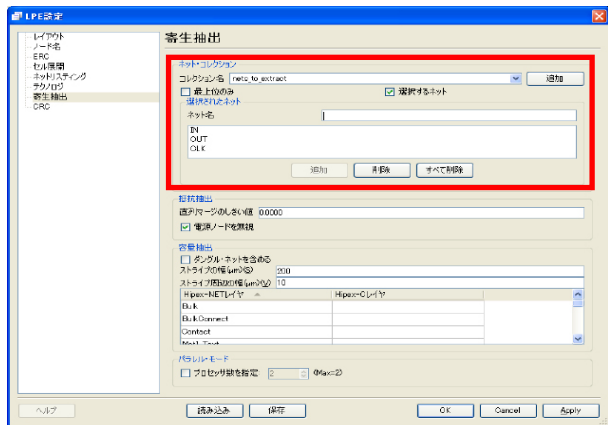


図4. Guardian NETによる選択的ネット抽出のセットアップ