

# Guardian LVSを使用した レイアウトvsスキマティック(LVS) 比較検証の推奨アプローチ

## はじめに

LVS 違反のないデザインを実現するために、さまざまな方法が採用されています。そして、どの方法においても必要となる検証作業の手順は、大抵の場合デザインに依存するものです。たとえば、スキマティック・ネットリストとレイアウト・ネットリスト間のデバイス数の相違、双方のネットリスト構成の相違、およびデバイス・パラメータの詳細に関する相違は、LVS 比較検証の基準設定に大きな影響を与えます。本稿では、Guardian LVS ツールを使用してデザインの LVS 比較検証を容易に行う、さまざまな実施例およびツールの機能について説明します。

Guardian LVS ツールは、2つのネットリストを比較するために使用されます。ネットリスト比較には、スキマティック vs スキマティック (SVS)、レイアウト vs レイアウト (LVL)、およびレイアウト vs スキマティック (LVS) が含まれます。ここでは簡潔に、LVS に焦点を当てて説明していきます。

## ボトムアップ手法

LVS 処理を容易に行うために、原則として、LVS 比較検証を階層の下位レベルのセルから始め、プロジェクトの階層ツリーを上位レベルへと進めていく方法を推奨します。この基本的なルールを適用することで、LVS 処理がはかどります。これは、仮に階層の上位レベルのセル同士を比較すると、検出される LVS エラーは、インスタンス間の接続が原因で生じる可能性が最も高く、一方で、すべての下位のセルはスキマティックと等価で LVS 違反ではないということが既に分かっている、というのが理由です。このような体系的な手法は、より長い時間がかかるように思われますが、LVS デバッグに費やされる多大な時間を省くことが可能です。

## ラベルの使用

上記に加えて、フロントエンド (スキマティック) とバックエンド (レイアウト) のデザインで同じネット・ラベルを使用することも迅速な LVS 処理を促進します。ある 1つのセルに入/出力するすべてのネットに、両方のネットリストにおいて同じラベルが付けられている場合、デバッグ・タスクは容易になります。これは、[同一名のネットをマッチング] オプション (メニューバーより [設定] → [プロジェクト設定] → [プロジェクト設定] ダイアログ → [全般] 設定ページ) で設定できます。同様に、インスタンスとサブサーキットに同じ名前を付けて、[同一名のデバイス/インスタンスをマッチング] および [同一名のサブサーキットをマッチング] オプションを使用することも可能です。

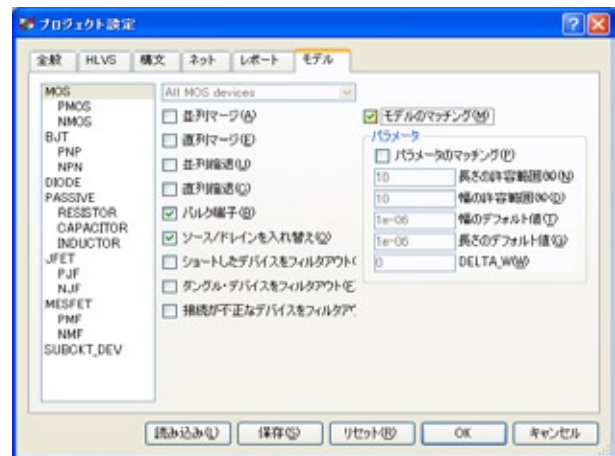


図 1：縮退なしの LVS 設定

## 電源ネットおよびグラウンド・ネット

LVS を容易に実行するために、両方のネットリストで電源ネットとグラウンド・ネットを指定することを推奨します。電源ネットとグラウンド・ネットのリストアップは、メニューバーより [設定] → [プロジェクト設定] → [プロジェクト設定] ダイアログと選択して、[ネット] 設定ページの [電源ネット]/[グラウンド・ネット] フィールドにネット名を入力するだけです。

## 比較対象の理解

大抵の基本的なセルでは、フロントエンド・ネットリストとバックエンド・ネットリストにおいて、デバイス数は同じです。たとえば、シンプルなインバータは、フロントエンド・ネットリストおよびバックエンド・ネットリスト共に 1つの NMOS と 1つの PMOS で構成されます。このタイプのデバイスでは、LVS をクリーンにするために、LVS ツールでネットリストの縮退 (直列マージ、並列マージ、直列縮退、並列縮退) を実行する必要はありません。従って、比較対象の 2つのネットリストにおいてデバイスが 1対1の対応関係にある場合、最初の LVS 実行は、図 1 のように、縮退処理なしで設定することを推奨します。この設定は、メニューバーより [設定] → [プロジェクト設定] → [プロジェクト設定] ダイアログと選択して、[モデル] 設定ページで設定できます。

比較対象のネットリストが互いに異なるデバイス数を持つ場合、対応関係を検出するために、ネットリストで縮退やマージを実行する必要があります。縮退を実行する際に注意すべき点は、縮退処理中にネットが縮退され、ネットリストから消える可能性があることです。ネットの中でも重要で、縮退バージョンのネットリストであっても維持すべきネットについては、リストアップする必要があります(メニューバーより[設定]→[プロジェクト設定]→[プロジェクト設定]ダイアログと選択して、[ネット]設定ページ→[縮退禁止ネット]フィールド)。また、縮退しても問題ないネットをメニューバーより[設定]→[プロジェクト設定]→[プロジェクト設定]ダイアログと選択して、[構文]設定ページの[縮退可能なネット]フィールドで設定できます。

## マッチング基準を適宜に設定

前述したように、マッチング基準はデザインに依存します。しかしながら、最初はマッチング基準を大雑把に設定することを推奨します。最初の目標は、接続性に対するLVSクリーンです。言い換えると、フロントエンドにおけるさまざまなデバイスを結びつける電氣的接続は、バックエンド・デザインにおける電氣的接続と同等でなければなりません。つまり、2つのネットリストは形状的に等価であるべきです。この段階では、マッチング基準に、レジスタ、MOSデバイスにおけるWやLのようなデバイス・パラメータ、またはキャパシタにおける容量値と言った対応関係は含まれません。このマッチング基準は、メニューバーより[設定]→[プロジェクト設定]→[プロジェクト設定]ダイアログと選択して、[モデル]設定ページで設定できます。図2は、レジスタの比較検証で使用可能な設定を示しています。この例では、右側の[モデルのマッチング]チェックボックスのみがオンになっています。従って、LVSアルゴリズムは、レジスタの値や、WとL値を比較するのではなく、むしろ比較対象のレジスタが同じモデル・タイプか否か、および回路のその他の部分との電氣的接続が等価であるか否かを検索します。

図2の左側にリストアップされた各デバイス・タイプは同じ設定を保持するので、最初にLVSを実行する際には、非常に無難な設定を推奨します。

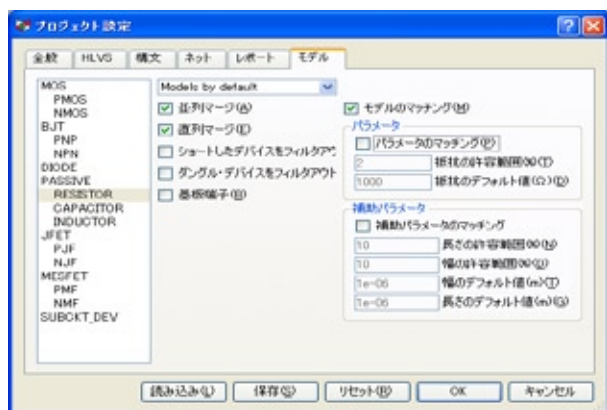


図2：モデルのマッチング基準設定

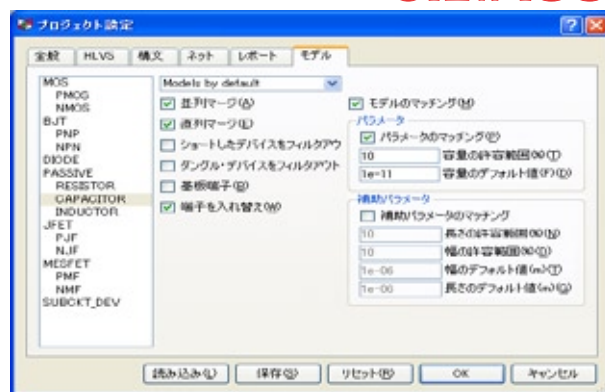


図3：パラメータのマッチング基準設定

この段階の完了時に、LVSレポートで、2つのネットリストが等価であると表示されていることを確認します。ただし、この段階で設定したマッチング基準をベースにネットリストが等価であって、パラメータのマッチングは含まれていないことに留意する必要があります。

## マッチング基準の引き上げ

接続性におけるLVSクリーンが実現したところで、マッチング基準を引き上げて、バックエンド・ネットリスト(レイアウト)がデザインのフロントエンド・ネットリストを正確に表現しているかを確認する必要があります。

図3は、キャパシタのパラメータ・マッチングを追加する基準設定方法を示しています。レジスタの例と同様に、パラメータと補助パラメータを別々に設定できます。

特定のモデルに異なるマッチング基準が必要な場合、モデルごとに基準を設定することも可能です。たとえば、hv\_pmosと言う名前のPMOSデバイスにLとWの許容誤差を5%にする必要があるのに対して、その他のすべてのMOSモデルでは許容誤差が10%であると仮定します。設定は図4で示ようになります。

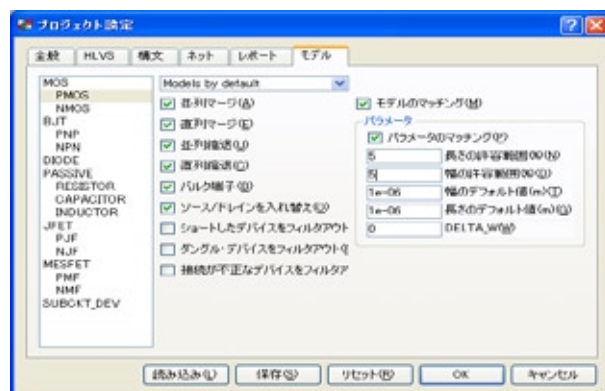


図4：モデルごとの基準設定

# SILVACO

## レポートの解釈

LVS 比較検証が完了すると、多数のレポートが生成され、LVS 違反のないデザインの実現を支援します。出力するレポートの設定は、メニューバーより [設定] → [プロジェクト設定] → [プロジェクト設定] ダイアログと選択して、[レポート] 設定ページで設定できます。最初の何回かの LVS 実行では、すべてのレポートを生成することを推奨します。この時点では、どのレポートに一番重要な情報が含まれているか、まだ断定できないからです。

LVS 完了後、最初に出力されるレポートは、図 5 のようなアクティブ・ログ・ファイル (LO) です。このメッセージ・ファイルが、LVS 比較検証が成功したか否かをレポートします。レポートの上段に表示されるメッセージは 3 種類です。それは、「netslits are equivalent」、「netlists are not equivalent」、または「netlists are topologically equivalent but parameter errors exist」です。

図 5 は、2 つのネットリストが等価でないという結果を示しています。デバイスの縮退を実行しない設定にしたため、「before preprocessing」および「after preprocessing」列で、デバイス数は同数となっています。「unmatched」および「matched」列では、マッチする / マッチしないネット数の差異を示しています。スキマティック・ネットリストの全 42 ネットの内 41 が、バックエンド・ネットリストの全 43 ネットの内 41 とマッチしています。ネットの mismatches を解決するには、2 番目のレポート Unmatch (UM) の結果が役立ちます。このレポートには、差異といくつかの可能性のあるマッチングがリストアップされています。

図 6 は UM レポートで、1 番目のネットリストのネット TRA48:Q0 が 2 番目のネットリストのネット TRA48:#20 とマッチする可能性を示しています。また、ネット TRA48:Q0 が 2 番目のネットリストのネット TRA48:Q0 とマッチする可能性も示しています。このような場合、推奨するマッチングの下にある stats ラインを確認してください。1 番目のネットリストのネット TRA48:Q0 には全部で 12 の接続があること、そして、「guess confirmations (推測の確認)」列の 2 つのネットをマッチさせるとしたら、1 番目のネットリストの 12 ある接続の内 10 は、このマッチングに一致しない、ということを示しています。また、2 番目のネットリストのネット TRA48:#20 には、全部で 2 つの接続があって、2 つの接続はこのマッチングに一致することがわかります。

2 番目の stats ライン「stats: 12/10 -0/0 -2/0 -10」は、2 番目のネットリストのネット TRA48: Q0 には全部で 10 の接続があることを示しています。そして、1 番目と 2 番目

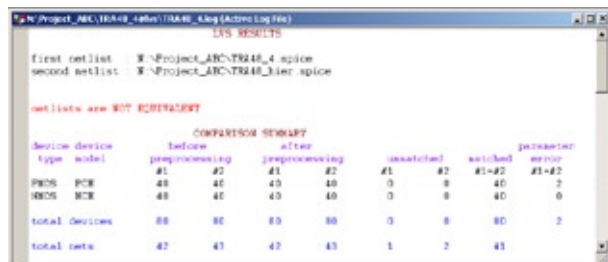


図 5 : アクティブ・ログ・ファイル



図 6 : Unmatch (UM) レポート

のネットのマッチングは、「guess confirmations」(推測の確認)列で 10 になっています。この例の場合、「guess confirmations」が、2 番目のネットリストのネット TRA48:#20 で 2、TRA48:Q0 で 10、合計 12 の接続が存在することが直感的に推論できます。従って、このネットは TRA48:Q0 と TRA48:#20 に分割され、1 番目のネットリストのネット TRA48:Q0 に接続していない 2 つの接続が存在すると思われる。

この仮説を確認するために、このレポートにリストアップされているネットをクロス・プローブして、レイアウト上で調べることができます。操作は簡単です。UM レポート上のネット TRA48:#20 をダブルクリックして、[ダブルクリック時の動作] ダイアログを表示し、[LVS ナビゲータ] を選択するだけです (図 7 参照)。[OK] をクリックすると、図 8 に示すように Expert 上で対応するネットがハイライト表示されます。

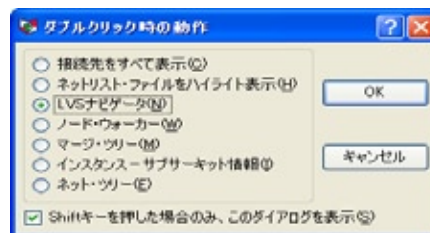


図 7 : [ダブルクリック時の動作] ダイアログ

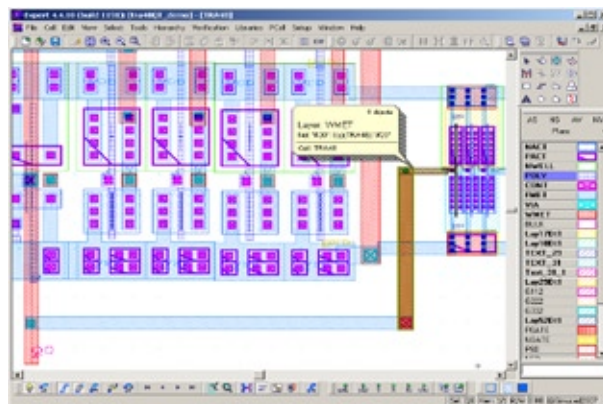


図 8 : 1 番目のネットのクロス・プロービング

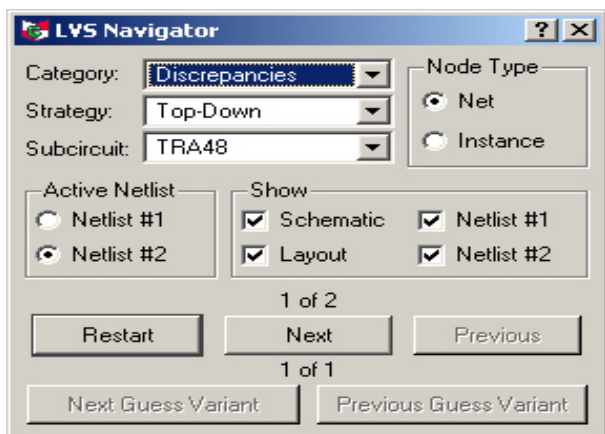


図 9 : [LVS ナビゲータ]

ネット間をスクロールするには、図 9 に示すように [LVS ナビゲータ] ウィンドウの [次のノード] をクリックするだけです。推測されるマッチングの 2 番目の場所がレイアウト・ウィンドウ上でハイライト表示されます。図 10 では、スクリーン上に表示されているレイアウトの右下角でネットが途切れていることがはっきりとわかります。

このレイアウトのエラーを修正した後、2 回目の LVS を実行します。LVS 完了後に、図 11 に示すアクティブ・ログ・ファイルが発行されます。これで、ネットリストは形状上等価ですが、いくつかのパラメータ・エラー (PE) が存在することがわかります。アクティブ・ログ・ファイルの右端の parameter error 列に、PE は PMOS デバイスに存在することが示されています。

PE レポート (図 12 参照) は、この問題を調査する際に役立ちます。このレポートは、1 番目のネットリストのデバイスと 2 番目のネットリストのデバイス間のすべてのミスマッチ・パラメータをリストアップします (左側が 1 番目のネットリストのデバイス)。図 12 では、バックエンドの PMOS デバイス M#68 の幅は 4.6u ですが、フロントエンド・ネットリストの対応するデバイスの幅は 4u です。そこで、[LVS ナビゲータ] の機能を使用して、レイアウト上でリストアップされている PMOS デバイスを探し、幅を訂正して、1 番目のネットリストにリストアップされているパラメータにマッチさせます。

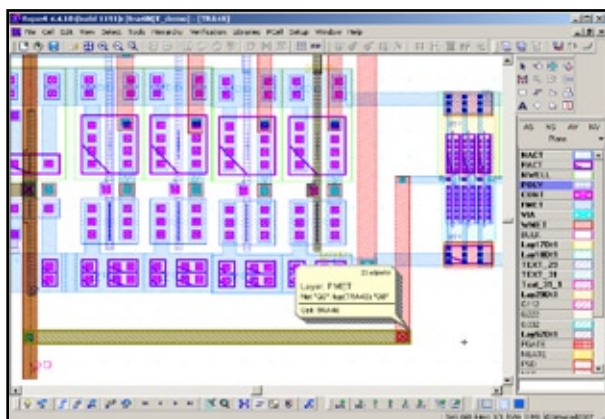


図 10 : 2 番目のネットをクロス・プロービング

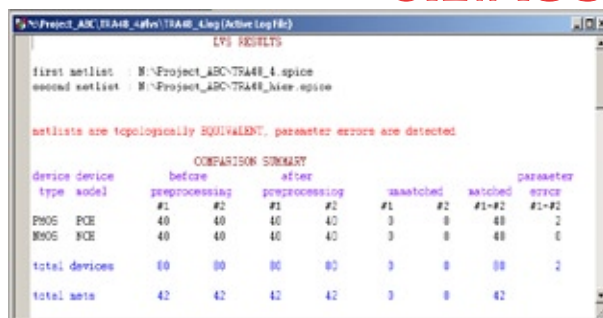


図 11 : アクティブ・ログ・ファイル上で形状的に等価なネットであることがわかります。

その他にも役立つレポートが出力されます。それらのレポートの使用方法については、『Guardian Layout Verification ユーザーズ・マニュアル』の「4.5: 出力」を参照してください。

## 役に立つデバッグ・ツール

さまざまなツール機能により、デバッグ処理が容易に行えます。先に説明した Expert レイアウト・エディタでレイアウト上の該当ネットをハイライト表示する機能 [LVS ナビゲータ] の他にも、Guardian LVS には、レイアウト (Expert) と回路図 (Gateway) 間をクロス・プローブする機能があります。この機能を使用するには、Guardian LVS のメニューバーより [実行] → [Gateway を起動] または [Gateway Views を起動] を選択します。この Gateway セッションで、フロントエンド・ネットリストに対応する回路図を開くと、[LVS ナビゲータ] で両方のネットリスト、レイアウト、および回路図において該当ネットをハイライト表示できます。

このようにデバッグに役立つ機能は、Expert レイアウト・エディタから起動させます。Expert には、LVS ミスマッチを解決するための 3 つの強力な支援機能があります。それは、ノード・プロービング、ネット / デバイス検索、そしてショート・ロケータです。これらの機能の詳細については、『Expert レイアウト・エディタ ユーザーズ・マニュアル』を参照してください。

## まとめ

本稿では、Guardian LVS ツールを使用して、LVS 違反のないデザインをより短時間で実現し、LVS 比較検証を簡単に実行するためのさまざまな実施例およびツール機能を説明しました。



図 12 : パラメータ・エラー・レポート