

# SmartSpice: 内蔵のインターコネクト RCネットワーク・リダクション機能

SmartSpiceのバージョン4.0.1.R以降には、インターコネクト RCネットワーク・リダクション機能が内蔵されています。この機能を有効にするには、オプションの`int_rc_method`を1または2に設定します。この値により、実行するアルゴリズムを選択します。`int_rc_method`の値に従い、接地容量素子周辺のRCネットワークの解析が行われ、回路のトポロジが変更されます。

追加のオプション2つを設定することにより、リダクションを制御できます。

オプション`int_rc_cmin`は、容量のしきい値を設定します。容量がこのしきい値未満の接地容量素子はすべて削除されます。`int_rc_cmin`のデフォルト値は $1e-22$ です。

オプション`int_rc_rmin`は、抵抗のしきい値を設定します。抵抗がしきい値未満の抵抗素子はリダクションされ、簡略化された等価ネットワークになります。`int_rc_rmin`のデフォルト値は $1e-3$ です。

リダクション機能が有効の時、SmartSpiceはリダクションされた等価インターコネクトRCネットワークで入力ネットリストの処理を行うと同時に、次の情報を出力します。

```
Internal RC-reduction starting...
-----
Internal RC-reduction: detecting nodes with
grounded capacitors and number of connections
< 4 ...
Internal RC-reduction: grounded capacitors with
capacitance less than 1e-15 are : 5841
Internal RC-reduction: analyzing RC networks...
Internal RC-reduction: RC network chains: 5758
Internal RC-reduction: maximum length of RC
networks: 3
Internal RC-reduction: TOTAL STATISTICS :
-----
Internal RC-reduction: capacitors before : 62706
Internal RC-reduction: capacitors removed : 5697
Internal RC-reduction: capacitors reduction ratio
(%): 9.08525 %
Internal RC-reduction: resistors before : 100046
Internal RC-reduction: resistors removed : 815
Internal RC-reduction: resistors reduction ratio
(%): 0.814625
Internal RC-reduction: nodes before : 83101
Internal RC-reduction: nodes removed : 815
-----
```

## 2つのアルゴリズムの詳細

### 2つのアルゴリズムの共通部分

2つのアルゴリズムに共通の部分は、ある予め定義された条件を満足するRCネットワークを検出することです。まず、SmartSpiceは、接地容量素子を伴い接続数が4未満のノードの検出から開始します。次に、SmartSpiceは容量が`int_rc_cmin`より大きい容量素子のみを残します。最後に、SmartSpiceはその容量素子に接続されたすべてのRCネットワークを検出し、そのネットワークをチェーン状にリンクさせます。前述の出力では、そのチェーンの総数はInternal RC-reduction: RC network chains: 5758とレポートされています。チェーンの最大の長さもレポートされています。それからSmartSpiceは1つのチェーンのすべてのRCネットワークを詳しく調査し、対応するリダクション方法を使用してチェーンのすべてのRCデバイスのトポロジを変換します。

### リダクション方法1

最初のリダクション方法は、オプション`int_rc_method=1`を使用して定義します。この設定をすると、そのチェーンのすべての容量素子が削除されます。それからそのチェーンのすべての内部ノードの解析が行われ、可能であればすべての内部抵抗素子が切断されます。処理中のRCチェーンの外部ノードへ接続する最後の抵抗素子は残され、その抵抗は $R_{total} = \sum(R_i)$ に調整されます。ここで $R_i$ は、`int_rc_rmin`より大きい抵抗を持つすべての内部直列抵抗素子の抵抗です。接続数が0に等しく不必要な内部ノードはすべて削除されます。最終の抵抗素子は処理中のチェーンの外部ノードに接続されます。この処理についての図による説明は、例1の図1および2を参照してください。

### リダクション方法2

2番目のリダクション方法は、オプション`int_rc_method=2`を使用して定義します。まず内部直列抵抗素子の抵抗の解析を行ってから、それらをすべて削除し、処理中のRCチェーンの外部ノードに接続するノードと併せて新しい最終抵抗素子を作成します。次に最終抵抗素子の抵抗 $R_{total}$ を、全ての内部直列抵抗素子に基づいて計算します。

リダクション後、SmartSpiceは最終的なリダクション統計を、削除した容量素子、抵抗素子ならびにノードの数と共にレポートします。それ以上の基本的なリダクションが可能ではない場合、SmartSpiceはトポロジの変更を行いません。

## 例

### 例1

```
.option int_rc_method=1 int_rc_cmin=1e-18 int_rc_rmin=0.01
```

```
...
R1 Extnode1 Node1 0.001
C1 Node1 0 1e-19
R2 Node1 Node2 10K
C2 Node2 0 1e-19
R3 Node2 Extnode2 10K
```

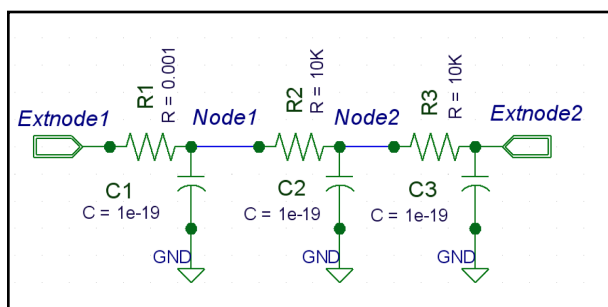


図1: 例1 - 元のブロック

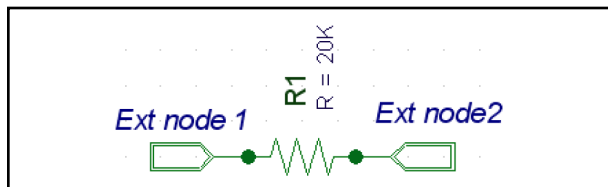


図2: 例1 - リダクションされたブロック

```
C3 Extnode2 0 1e-19
```

...

### SmartSpice出力

```
Internal RC-reduction starting...
-----
Internal RC-reduction: detecting nodes with grounded capacitors and t_numconn < 4 ...
Internal RC-reduction: grounded capacitors with capacitance less than 1e-018 are: 3
Internal RC-reduction: analyzing RC networks...
Internal RC-reduction: RC network chains: 1
Internal RC-reduction: maximum length of RC networks: 3
Internal RC-reduction: TOTAL STATISTICS :
-----
Internal RC-reduction: capacitors before : 3
Internal RC-reduction: capacitors removed : 3
Internal RC-reduction: capacitors reduction ratio (%): 100
Internal RC-reduction: resistors before : 4
Internal RC-reduction: resistors removed : 2
Internal RC-reduction: resistors reduction ratio (%) : 50
```

```
Internal RC-reduction: nodes before : 6
Internal RC-reduction: nodes removed : 2
```

### 例2

```
.option int_rc_method=2 int_rc_cmin=1e-18 int_rc_rmin=0.5
```

```
...
R1 Extnode1 Node1 1
C1 Node1 0 1e-19
R2 Node1 Node2 10K
C2 Node2 0 1e-19
```

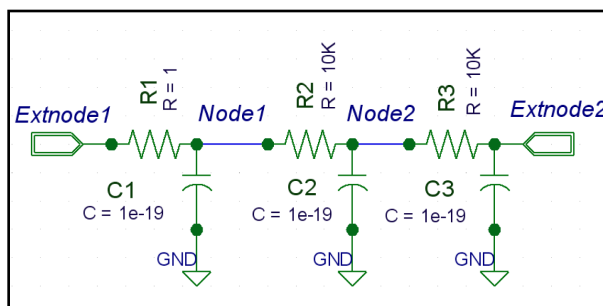


図3: 例2 (方法2) - 元のブロック

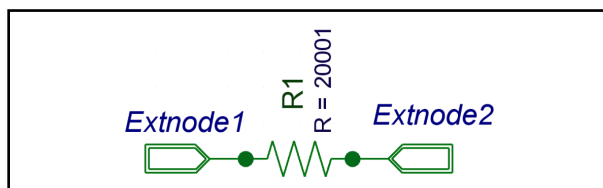


図4: 例2 (方法2) - リダクションされたブロック

```
R3 Node2 Extnode2 10K
C3 Extnode2 0 1e-19
```

...

## まとめ

ユーザーは、モデルのロードおよびLU分解について、パフォーマンスの向上を確認できるようになります。ステートメント `.option acct=2` は、最終的な回路方程式の数を出力します。RCしきい値により、ユーザーがリダクションの割合を制御することが可能です。しきい値を大きくすると、さらに圧縮されたインターコネクト等価回路を作成することができません。過剰に大きなしきい値を指定すると、ブレイクダウンが発生する可能性があります。SmartSpiceでは、RCしきい値の推奨を行っていません。ユーザーはRCリダクション適用後にシミュレーション結果を確認し、発生したシミュレーション・エラーが許容されるか判断する必要があります。