

# VWF를 활용한 회로 시뮬레이션 관리

## 소개

VWF (Virtual Wafer Fab)는 실험 설계 (DOE) 및 최적화 실험을 수행하는 소프트웨어입니다. 분할 로트는 사전에 정의된 다양한 분석 방법에 사용할 수 있습니다. 분할 파라미터는 VWF의 모든 공정, 소자 및 회로 시뮬레이터에 대해 정의할 수 있습니다. 또한 모든 시뮬레이션 대기열을 관리할 수 있으며, 시뮬레이션 결과를 VWF의 워크시트에 나타냅니다.

VWF는 분할 파라미터의 값을 정의하거나, 회로 시뮬레이션의 모든 결과를 확인할 수 있습니다.

## 시뮬레이션 회로의 준비

Gateway 스키매틱 에디터를 사용하여 SPICE 시뮬레이션을 실행할 수 있도록, 간단한 비교기 회로를 준비하였습니다. 그림 1을 참조하십시오.

여기서, 3개의 분할 파라미터는 Gateway에서 .PARAM를 사용하여 정의합니다. 그림 2를 참조하십시오.

- 전압: "VDD"
- 온도 : "tempval"
- 출력 부하 캐패시터 : "capval"

이는 SPICE 모델 라이브러리 및 분석 구문이며, 또한 제어 카드의 측정 구문입니다.

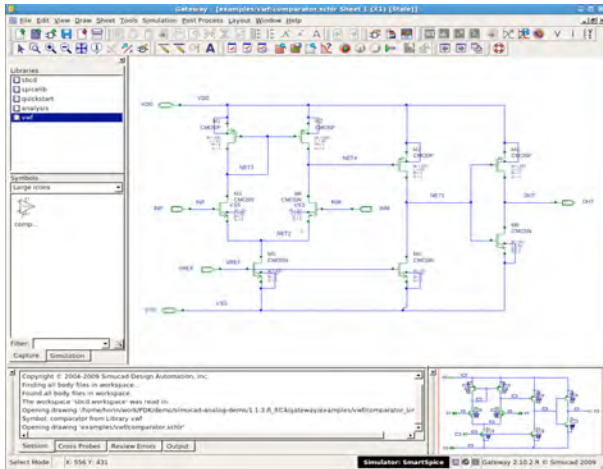


그림 1. 비교기 회로

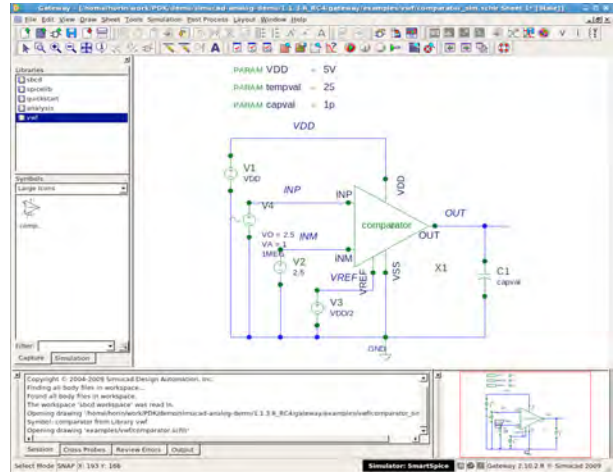


그림 2. 시뮬레이션 최상위 회로의 PARAM 설정

그림 3을 참조하십시오. 다음 측정 계산은 두 입력 신호 "INP"와 "INM"이 교차할 때, 출력 신호 "OUT"의 상승/하강 지연 시간을 확인하기 위해 수행됩니다. 편의상, 25n초 이내로 지정하였습니다.

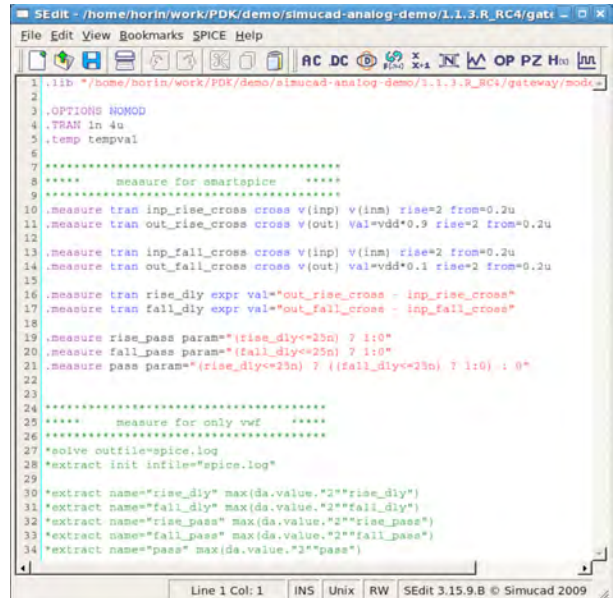


그림 3. 제어 카드의 측정 구문

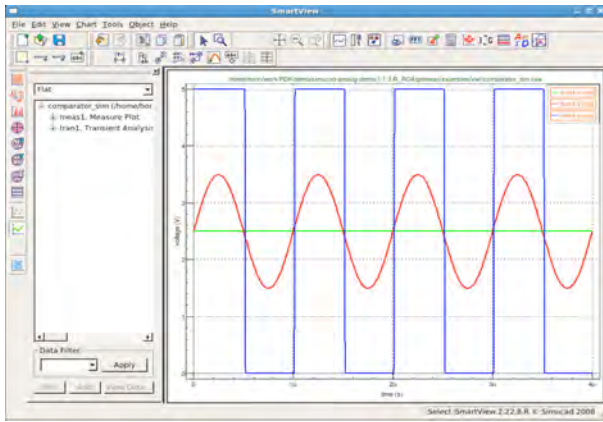


그림 4. 중심 조건의 시뮬레이션 결과

- rise\_dly: 출력 신호가 상승할 때 지연 시간
- fall\_dly: 출력 신호가 하강할 때 지연 시간
- rise\_pass: rise\_dly가 25ns 이내면 "1", 그렇지 않으면 "0"
- fall\_pass: fall\_dly가 25ns 이내면 "1", 그렇지 않으면 "0"
- pass: rise\_pass, fall\_pass가 모두 25ns 이내면 "1", 그렇지 않으면 "0"

24번째 줄부터 주석 처리된 섹션은 VWF에서 측정 결과의 목록을 표시합니다.

SmartSpice를 활용하여, 중앙 조건의 시뮬레이션을 미리 실행합니다.

입력 사인파 'INP'가 입력 dc 전압 'INM'과 교차할 때, 시뮬레이션 결과를 출력 'OUT'의 이행으로 표시할 수 있습니다. 그림 4를 참조하십시오.

## 27가지 조건에 대해 SPICE 시뮬레이션을 실행하고 VWF에서 결과 검토

파라미터 "VDD", "tempval", "capval"이 각각 3개의 조건으로 분할되어, VWF에 대해 총 27개의 조건이 생성됩니다. 분할 시뮬레이션에 ".alter" 구문을 주로 사용하지만, 수많은 시뮬레이션 설정은 때때로 설계자에게 어려운 작업입니다.

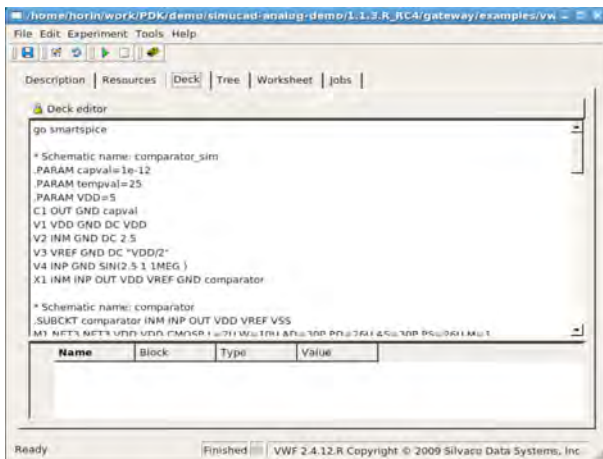


그림 5. 상단 섹션 편집

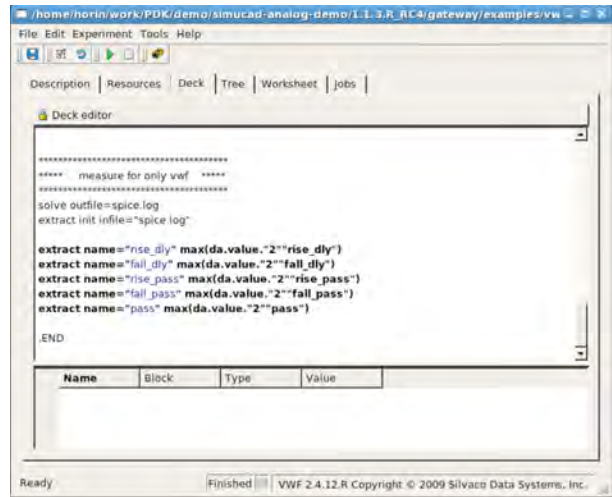


그림 6. 하단 섹션 편집

VWF는 분할 조건을 설정하고 시뮬레이션 상태를 확인하여, 모든 시뮬레이션 결과를 검토할 수 있도록 지원합니다.

먼저 파일 모드로 VWF를 실행합니다. (필요한 경우, firebird 데이터베이스 모드를 선택합니다)

%vwf - filemode &

Gateway에서 생성한 편집 입력 데크 파일을 가져옵니다.

1. 상단의 주석을 제거하고, "go smartspice"를 기재합니다. 그림 5를 참조하십시오.
2. 시뮬레이션 결과 목록을 VWF에 표시하기 위해 하단의 주석을 제거합니다. 그림 6을 참조하십시오.

편집한 입력 데크를 로드한 후, "Deck editor" 탭에 "capval", "tempval", "VDD"의 3개 분할 파라미터를 정의합니다. 그림 7을 참조하십시오.

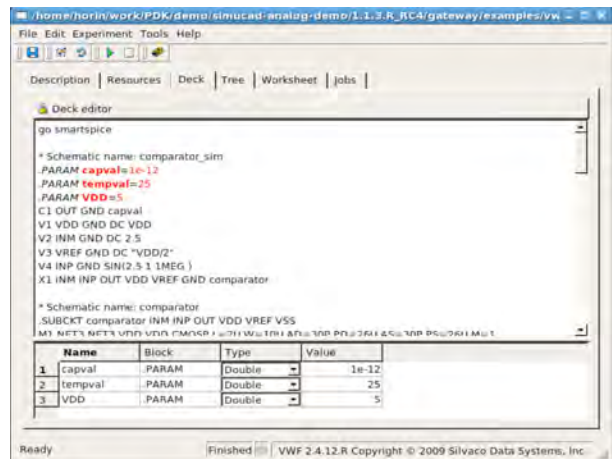


그림 7. 분할 파라미터 정의



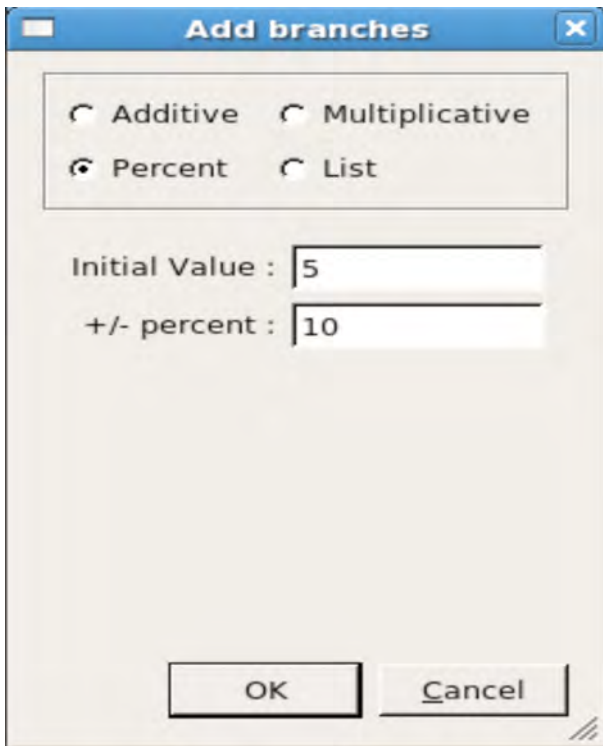


그림 8. VDD 분할

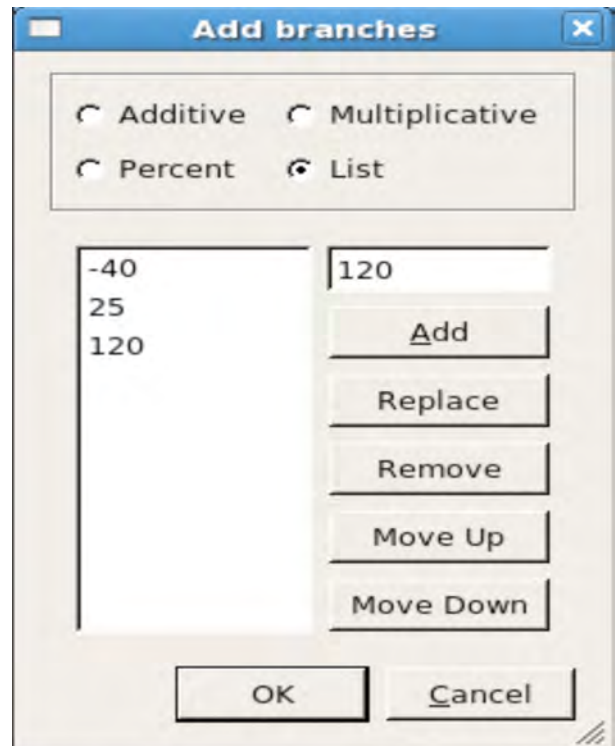


그림 10. tempval 분할

분할 파라미터를 정의한 후, "Tree" 탭에서 단 3단계로 27 가지 조건을 자동으로 설정할 수 있습니다.

1. "VDD" 값을  $5V \pm 10\%$ 로 분할합니다. 그림 8, 9를 참조하십시오.
2. "tempval" 값을 -40, 25, 120으로 분할합니다. 그림 10, 11을 참조하십시오.
3. "capval" 값을 기본값에서  $1e-12$  증가시켜 분할합니다. 그림 12, 13을 참조하십시오.

그 다음, 시뮬레이션을 실행하기 위해 전체 또는 임의의 조건을 대기열에 넣을 수 있습니다. VWF는 시뮬레이션 실행에 SUN 그리드 엔진을 지원합니다.

"Tree" 탭의 "Fragment status"는 각 대기열의 시뮬레이션 상태를 표시합니다. 그림 14를 참조하십시오.

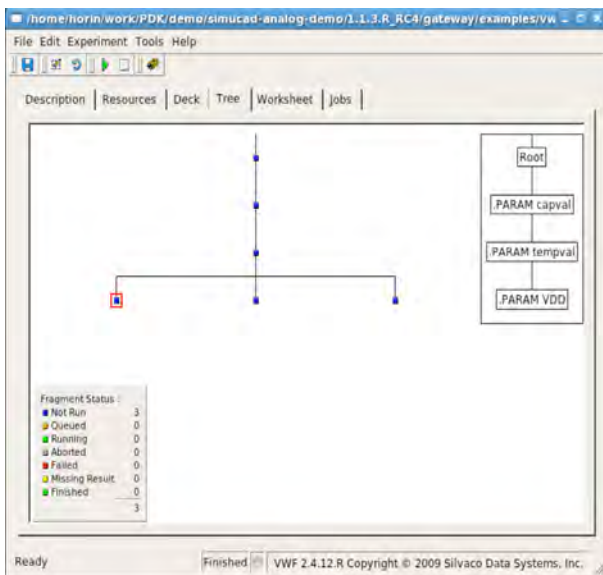


그림 9. VDD 분할 후의 세 가지 조건 트리

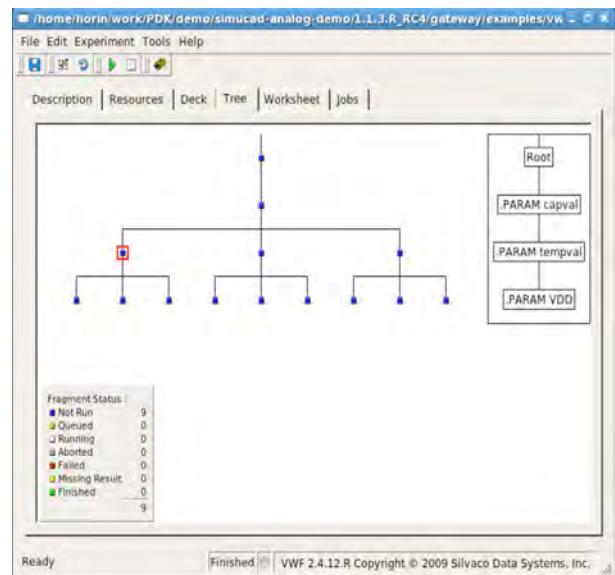


그림 11. tempval 분할 후, 9가지 조건 트리

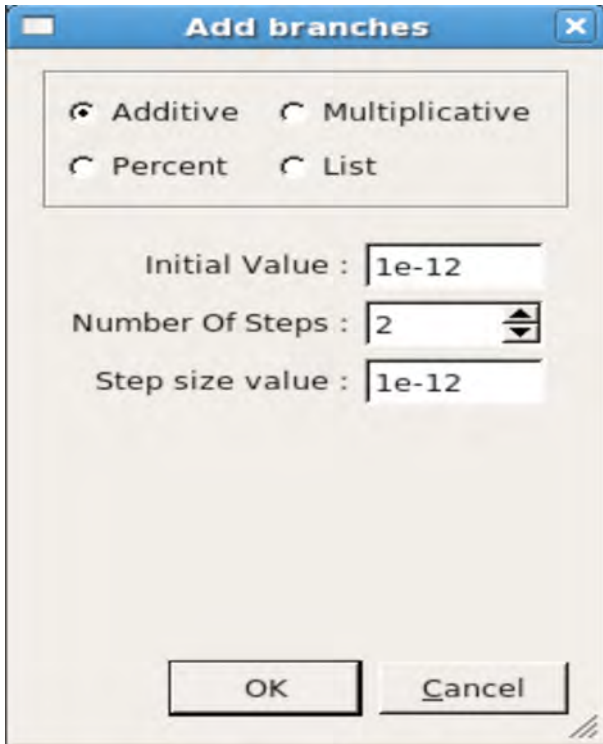


그림 12. capval 분할

시뮬레이션 실행 후, "Worksheet" 탭에서 모든 시뮬레이션 결과의 목록을 선택하면 모든 시뮬레이션의 조건 및 결과가 목록에 있으므로, 합격, 불합격 조건을 쉽게 검토할 수 있습니다. 그림 15를 참조하십시오. 결과에서 부하 한도 증가, 고온 및 저전력 조건이 사양에 엄격하다는 것을 쉽게 알 수 있습니다.

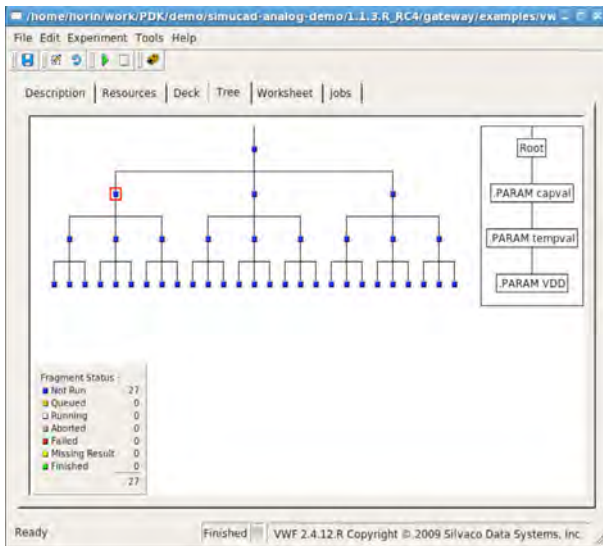


그림 13. capval 분할 이후, 27가지 조건 트리

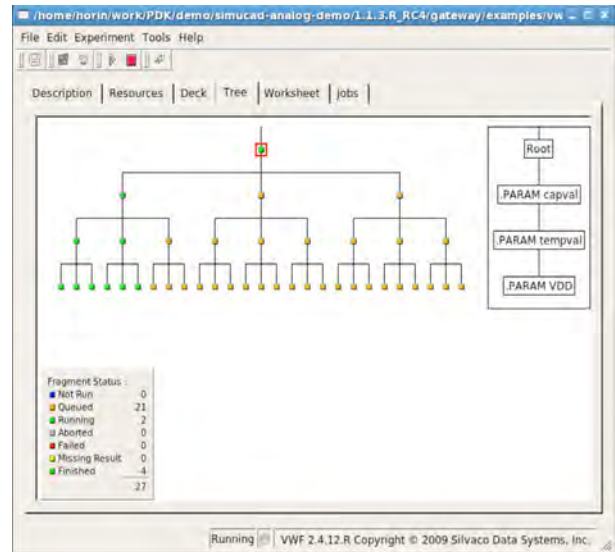


그림 14. "Tree" 탭의 시뮬레이션 상태

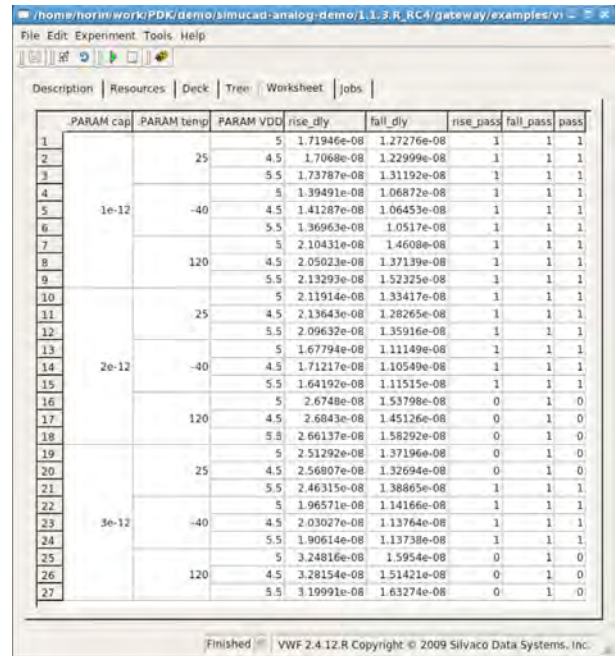


그림 15. 시뮬레이션 결과 목록

## 결론

VWF는 많은 조건을 자동으로 분할하여 시뮬레이션 결과를 빠르게 검토할 수 있으므로, 회로 시뮬레이션에 유용한 관리 도구입니다. VWF는 공정 및 소자 시뮬레이션뿐만 아니라 조건이 많은 아날로그 회로 시뮬레이션에 강력한 시뮬레이션 환경을 제공합니다.