

# SmartSpice RF를 활용한 트랜시버 블록 시뮬레이션

## 소개

믹서, 평형 변조기 및 검파기는 트랜시버 설계의 핵심 요소입니다. 그 원리는 두 주파수를 결합하여, 세 번째 주파수를 생성하는 것입니다. 이러한 회로의 설계는 넓은 동적 범위, 낮은 노이즈 지수, 왜곡의 최소 및 다양한 포트 간의 적절한 억제, 즉 분리를 목표로 합니다. 정확한 비선형 소자 모델은 상이한 스키매틱 설정을 갖는 능동, 수동 회로에 대해 우수한 시뮬레이션 결과를 도출하는데 필수적입니다.

본 애플리케이션 노트는 SmartSpice RF를 활용하여, 표준 통신 회로에서 블록 구성의 가장 중요한 특성에 대한 시뮬레이션 및 측정 방법을 설명합니다.

## 능동 이중 평형 믹서 시뮬레이션

그림 1의 능동 이중 평형 믹서에 적용하는 시뮬레이션을 설명합니다. 그림 2의 테스트벤치에 기초하여 기본적인 특성을 고려합니다.

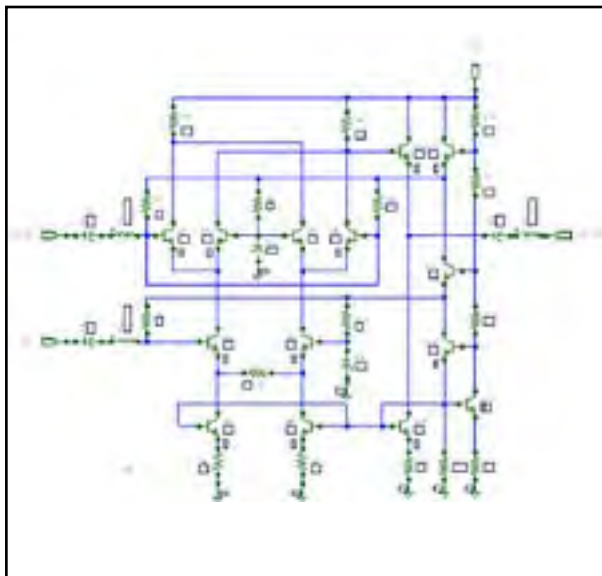


그림 1. 이중 평형 믹서 회로도

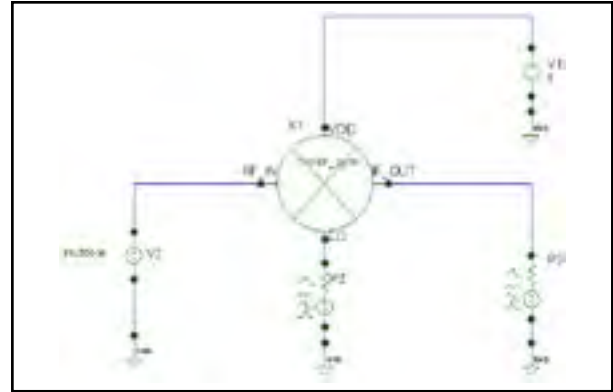


그림 2. 이중 평형 믹서 시뮬레이션 설정

## 변환 이득

전압 변환 이득은 IF, RF 신호의 RMS 전압 비율입니다. 다음 구문을 이용하여, 측정값을 제공합니다.

```
.HTF v(out,gnd)
+ LIN 21 50Meg 500Meg
+ FUND=1750meGHz nharm=10
+ SB= (-1,1)
.let HTF Conversion_Gain='db(tfh1_V2)'
```

그림 3은 시뮬레이션 결과를 나타냅니다.

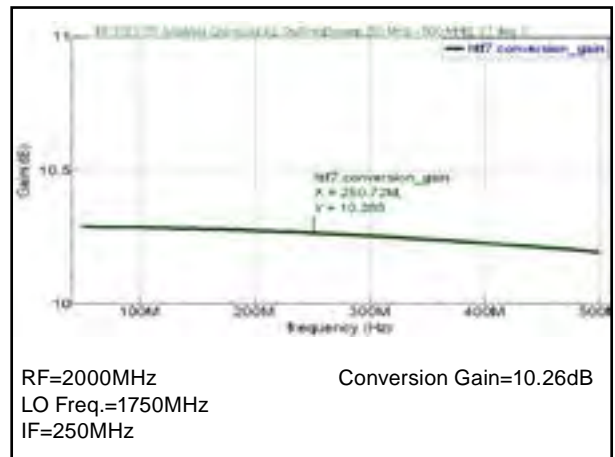


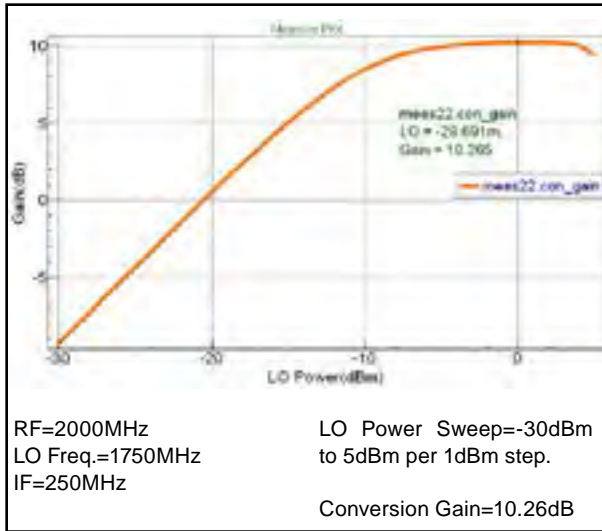
그림 3. 변환 이득 플롯

## 변환 이득 대 LO 전력

본 시뮬레이션은 믹서 변환 이득이 LO 전력에 따라 어떻게 달라지는지 나타냅니다. 측정은 다음 구문을 사용하여 제공할 수 있습니다.

```
.HTF v(out,gnd)
+ LIN 1 250Meg 250Meg
+ FUND=1750meGHz nharm=10
+ SB=(-1,1)
+ sweep lo -30dBm 5dBm 1dBm
.let HTF Conversion_Gain='db(ffh1_V2)'
.measure htf Con_Gain find Conversion_Gain at='abs(fc)'
```

그림 4는 시뮬레이션 결과를 나타냅니다.



RF=2000MHz LO Power Sweep=-30dBm to 5dBm per 1dBm step. Conversion Gain=10.26dB

그림 4. 변환 이득 대 LO 전력 플롯

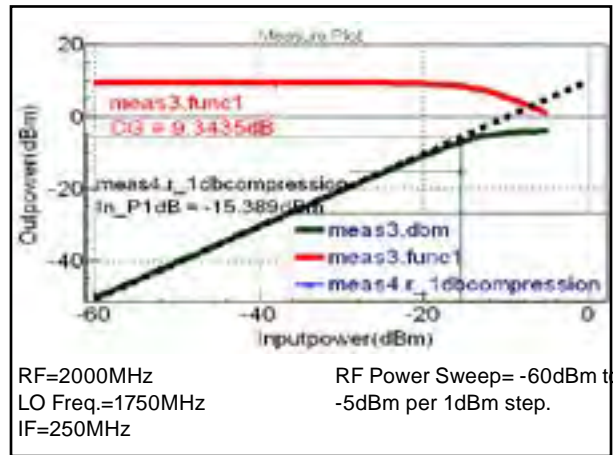
## 1dB 이득 포화점

1dB 이득 포화점은 RF 입력 신호 레벨이 증가할 때 믹서 출력이 1dB 감소하는 점입니다.

측정은 다음 구문을 사용하여 제공할 수 있습니다.

```
.param f1=250meghz
.SPECTRAL
+ FUND1=1750MegHz nharm1=5
+ FUND2=2000Meghz nharm2=5
+ ORDER=4 waves
+ SWEEP prf -30dBm -5dBm 1dBm
.let spect_sp pout=r(@P3[pout])
.MEASURE SPECT_SP dBm find pout at='abs(f1)'
.MEASURE MEAS r_1dbCompression COMPR1DB dBm EP=-28
```

그림 5는 시뮬레이션 결과를 나타냅니다.



RF=2000MHz LO Freq.=1750MHz IF=250MHz RF Power Sweep= -60dBm to -5dBm per 1dBm step.

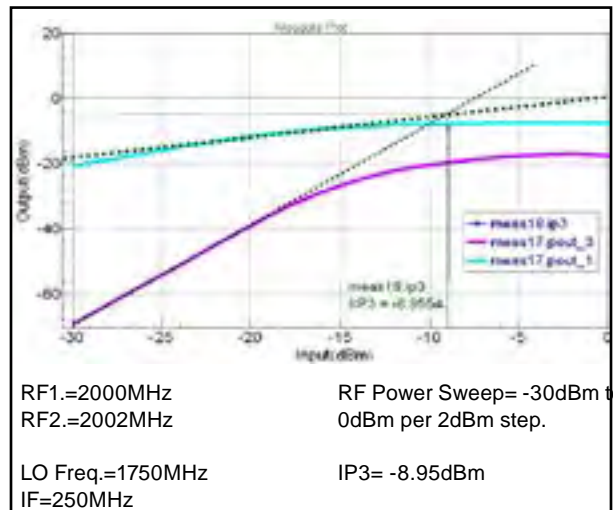
그림 5. 1dB 이득 포화점 플롯

## 3차 교차점

3차 교차점 (IP3)은 원하는 출력-곱 곡선이 3차 곱의 곡선과 교차하는 가상의 점입니다. IP3 숫자가 클수록 믹서의 동적 범위가 커집니다. 다음 구문을 이용하여, 측정값을 제공합니다.

```
.param f1=250meghz f3=254meghz
.SPECTRAL
+ FUND1=1750MegHz nharm1=5
+ FUND2=2000Meghz nharm2=5
+ FUND3=2002Meghz nharm3=5
+ ORDER=4
+ Solver=matrix_free_gmres
+ SWEEP prf -30dBm 0dBm 2dBm
.let spect_sp pout=r(@P3[pout])
.MEASURE SPECT_SP POUT_1 find pout at='abs(f1)'
.MEASURE SPECT_SP POUT_3 find pout at='abs(f3)'
.MEASURE MEAS IP3 IP3 POUT_1 POUT_3 EP=-11 gain=7
```

그림 6은 시뮬레이션 결과를 나타냅니다.



RF1.=2000MHz RF2.=2002MHz LO Freq.=1750MHz IF=250MHz RF Power Sweep= -30dBm to 0dBm per 2dBm step. IP3= -8.95dBm

그림 6. 3차 교차점 플롯

## 상호변조 왜곡

IMD (Intermodulation Distortion)는 회로 통과 대역에서 가장 강력한 신호 중의 하나에 대해 추가로 발생하는 원치 않는 회로 응답입니다.

다음 구문을 이용하여, IMD 곡의 측정값을 제공합니다.

```
.param f1=250meghz f3=254meghz
.SPECTRAL
+ FUND1=1750MegHz nharm1=5
+ FUND2=2000Meghz nharm2=5
+ FUND3=2002Meghz nharm3=5
+ ORDER=4
+ Solver=matrix_free_gmres
.LET SPECT_SP
+Pout_dBm='(30.0+10.0*log10(0.5*mag(v(out))*mag(v(out)))/100)'
```

그림 7은 시뮬레이션 결과를 나타냅니다.

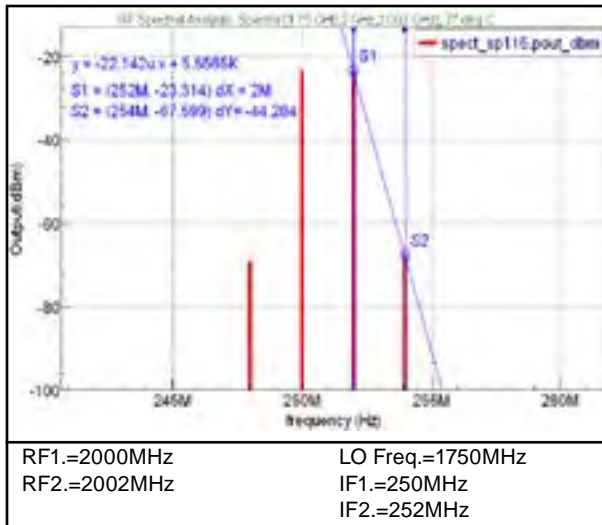


그림 7. 상호변조 왜곡 플롯

## 포트 대 포트 신호 분리

포트 대 포트 신호 분리는 원치 않는 믹싱으로 추가 주파수를 생성하기 위해 RF 또는 IF 포트에서 LO 에너지가 얼마나 발생하는지 고려하며, 믹서 아키텍처에 따라 달라집니다.

다음 구문을 이용하여, 측정값을 제공합니다.

```
.param prf=-30_dBm lo=0_dBm
.param f1=250meghz f3=254meghz
.SPECTRAL
+ FUND1=1750MegHz nharm1=5
+ FUND2=2000Meghz nharm2=5
+ ORDER=4
```

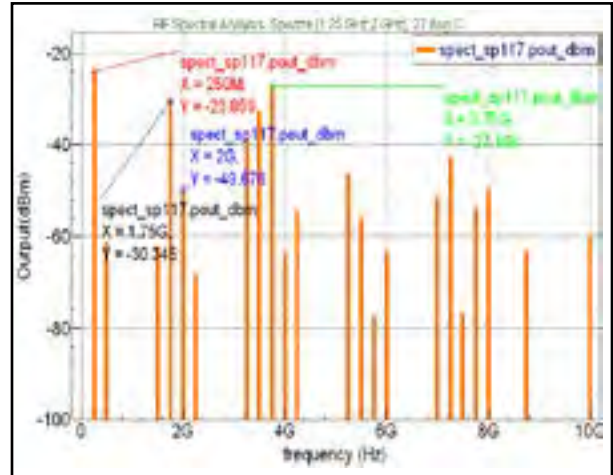
```
+ Solver=matrix_free_gmres
```

```
+ annotate=3
```

```
.LET SPECT_SP
```

```
+Pout_dBm='(30.0+10.0*log10(0.5*mag(v(out))*mag(v(out)))/100)'
```

그림 8은 시뮬레이션 결과를 나타냅니다.



RF=2000MHz      Port Isolation at IF Port.  
LO Freq.=1750MHz  
IF=250MHz  
and multiples Freq

그림 8. 포트 대 포트 분리 플롯

## IF 로우 패스 필터를 활용한 과도 분석

그림 9는 IF 로우 패스 필터가 있는 믹서의 블록 다이어그램을 나타냅니다.

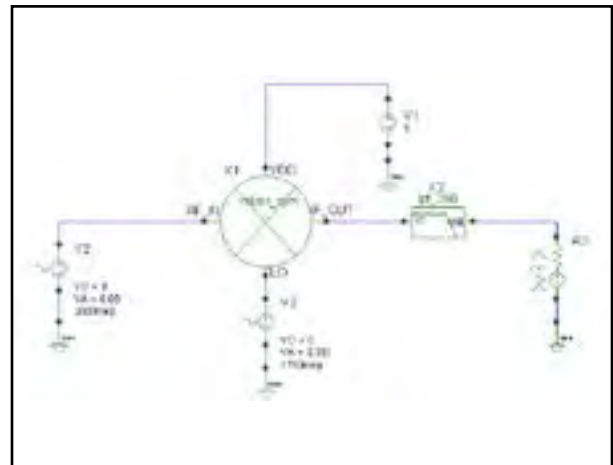


그림 9. 로우 패스 필터가 있는 믹서의 시뮬레이션 설정

다음 구문을 이용하여, 변환 이득의 측정값을 제공합니다.

```
.LET con_gain = db(rms(tran2.v(out))/rms(tran2.v(rf)))
```

그림 10과 그림 11은 시뮬레이션 결과를 나타냅니다.

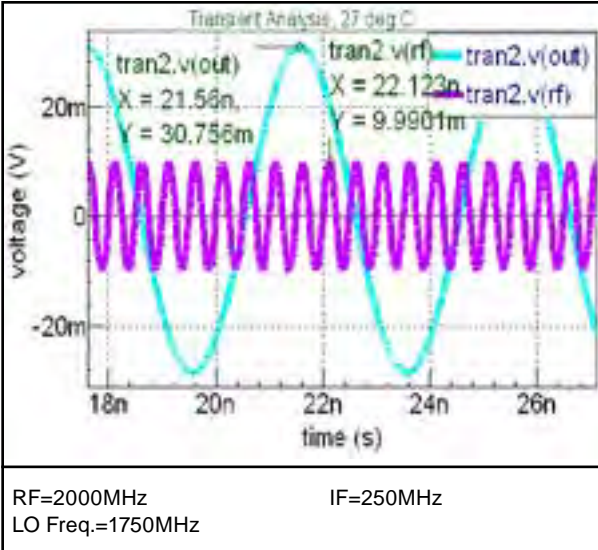


그림 10. 입력 - 출력 파형 플롯

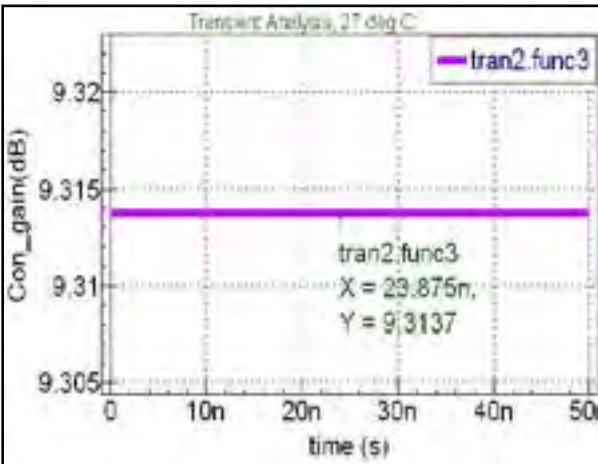


그림 11. 시간 영역의 변환 이득 플롯

## 결론

본 애플리케이션 노트는 SmartSpice RF로 트랜시버 설계의 블록 구성에 대한 시뮬레이션 및 측정의 기본 설정에 대해 설명합니다.